

数据手册

Datasheet

G32A1085

G32A1065

G32A1045

基于 **Arm® Cortex®-M0+**内核的 **32 位车规级微控制器**

版本: **V1.2**

1 产品特性

■ 内核

- 32 位 Arm® Cortex®-M0+内核, 支持 MPU
- 最高 64MHz 工作频率

■ 存储器

- 最多具有 ECC 的 256KB PFlash
- 最多具有 ECC 的 32KB DFlash
- 最多具有 ECC 的 32KB SRAM

■ 时钟

- HSECLK: 外部 8~20MHz 晶体振荡器
- HSICLK: 内部 8MHz RC 振荡器
- HSICLK14: 内部 14MHz RC 振荡器
- LSICLK: 内部 32kHz RC 振荡器
- PLL 支持 2~16 倍频

■ 复位、电源管理

- 上电/掉电复位(POR/PDR)
- 数字供电电压: $V_{DD}=2.75\sim5.5V$
- 模拟供电电压: $V_{DDA}=V_{DD}\sim5.5V$
- 支持可编程电压检测器 PVD

■ 低功耗模式

- 停机模式、睡眠模式、待机模式
- 支持 CAN、USART(LIN)、I/O、RTC、IWDG 唤醒

■ DMA

- 1 个 5 通道 DMA 控制器

■ 串行线调试(SWD)

■ I/O

- 最多 55 个 I/O
- 所有 I/O 都可以映射到外部中断向量

■ 通信接口

- 2 个 USART 接口, 全部支持主同步模式和调制解调控制, 2 个都支持 LIN、自动波特率检测和唤醒, 最高速率 8Mbit/s

持 LIN、自动波特率检测和唤醒, 最高速率 8Mbit/s

- 1 个 SPI 接口 (16Mbit/s)
- 1 个 CAN 接口, 支持 CAN2.0A/B 和 CAN FD 协议 (ISO 11898-1)

■ 模拟外设

- 1 个 12 位 ADC, 最多支持 16 个外部通道和 3 个内部通道

■ 定时器

- 1 个 16 位高级定时器 TMR1, 可提供最多 7 通道 PWM 输出, 支持死区生成和刹车输入功能
- 3 个 16 位通用定时器 TMR2/3/4, 每个定时器最多有 4 个独立通道用于输入捕获、输出比较、PWM 与脉冲计数等功能
- 3 个 16 位基本定时器 TMR6/7/8
- 1 个独立看门狗 IWDG, 支持窗口模式
- 1 个系统滴答定时器
- 1 个 RTC 计时器

■ 信息安全

- CRC 计算单元
- AES256 加密模块
- SHA256 密码学哈希函数
- TRNG 真随机数生成器
- 96 位唯一 ID

■ 封装

- LQFP64
- LQFP48
- QFN32 (4mm x 4mm)

■ 工作温度-40°C ~125°C

■ 认证标准

- AEC-Q100 Grade1
- ISO 26262 ASIL-B

目录

1	产品特性	1
2	产品信息	5
3	引脚信息	7
3.1	引脚分布	7
3.2	引脚功能描述	8
3.3	GPIO 复用功能配置	12
4	功能概述	15
4.1	系统架构	15
4.1.1	系统框图	15
4.1.2	存储映射	16
4.2	内核	18
4.3	中断控制器	18
4.3.1	嵌套向量中断控制器(NVIC)	18
4.3.2	外部中断/事件控制器(EINT)	18
4.4	片上存储器	18
4.5	时钟	19
4.5.1	时钟源	19
4.5.2	系统时钟	19
4.5.3	总线时钟	20
4.6	电源管理	20
4.6.1	电源方案	20
4.6.2	调压器	20
4.6.3	电源监控器	20
4.7	低功耗模式	20
4.8	GPIO	21
4.9	通信接口	21
4.9.1	USART	21
4.9.2	SPI	22

4.9.3	CAN	22
4.10	模拟外设	22
4.10.1	ADC	22
4.10.2	温度传感器	22
4.10.3	内部参考电压 (V_{REFINT}) 校准	23
4.10.4	内部电源监控	23
4.11	定时器	23
4.12	CRC 计算单元	26
4.13	DMA	26
4.14	SMS	26
4.15	TRNG	26
4.16	SHA256	26
4.17	AES256	27
5	电气特性	28
5.1	电气特性测试条件	28
5.1.1	最大值和最小值	28
5.1.2	典型值	28
5.1.3	典型曲线	28
5.1.4	电源方案	28
5.1.5	负载电容	29
5.2	通用工作条件下的测试	29
5.3	绝对最大额定值	30
5.3.1	最大温度特性	30
5.3.2	最大额定电压特性	30
5.3.3	最大额定电流特性	30
5.3.4	ESD 特性	31
5.3.5	闩锁效应	31
5.4	片上存储器	31
5.4.1	Flash 特性	31
5.5	时钟系统	32
5.5.1	外部时钟源特性	32

5.5.2	内部时钟源特性	33
5.5.3	PLL 特性	34
5.6	电源管理	34
5.6.1	内嵌复位和电源控制模块特性测试	34
5.7	功耗	35
5.7.1	功耗测试	35
5.8	低功耗模式唤醒时间	38
5.9	I/O 端口特性	38
5.10	NRST 引脚特性	40
5.11	通信接口	41
5.11.1	SPI 接口特性	41
5.12	ADC	42
5.12.1	内置参考电压特性	42
5.12.2	12 位 ADC 特性	43
5.12.3	温度传感器特性	43
6	封装信息	44
6.1	LQFP64 封装信息	44
6.2	LQFP48 封装信息	46
6.3	QFN32 封装信息	48
6.4	封装标识	49
7	包装信息	52
7.1	带状包装	52
7.2	托盘包装	53
8	订货信息	55
9	常用功能模块命名	57
10	版本历史	58

2 产品信息

G32A1085 A1065 A1045 产品功能和外设配置请参阅下表。

表格 1 G32A1085 A1065 A1045 系列芯片功能和外设

产品		G32A1085			G32A1065			G32A1045	
型号		MAT0MFM	MAT0MLF	MAT0MLH	MAT0MFM	MAT0MLF	MAT0MLH	MAT0MFM	MAT0MLF
封装		QFN32	LQFP48	LQFP64	QFN32	LQFP48	LQFP64	QFN32	LQFP48
内核及最大工作频率		Arm® Cortex®-M0+ 32-bit @64MHz							
工作电压		2.75V~5.5V							
PFlash(KB) with ECC		256			128			64	
DFlash(KB) with ECC		32						16	
SRAM(KB) with ECC		32			16			8	
GPIO		26	39	55	26	39	55	26	39
通信接口	USART	2							
	SPI	1							
	CAN (CAN FD)	1							
定时器	16 位高级定时器	1							
	16 位通用	3							
	16 位基本	3							
	系统滴答定时器	1							
	RTC	1							
	看门狗（带窗口模式）	1							
12 位 ADC	单元	1							
	外部通道	10		16	10		16	10	
	内部通道	3							

产品	G32A1085			G32A1065			G32A1045	
型号	MAT0MFM	MAT0MLF	MAT0MLH	MAT0MFM	MAT0MLF	MAT0MLH	MAT0MFM	MAT0MLF
封装	QFN32	LQFP48	LQFP64	QFN32	LQFP48	LQFP64	QFN32	LQFP48
TRNG	1							
AES256	1							
SHA256	1							
工作温度	环境温度：-40°C 至 125°C							

3 引脚信息

3.1 引脚分布

图 1 G32A1085 A1065 系列 LQFP64 引脚分布图

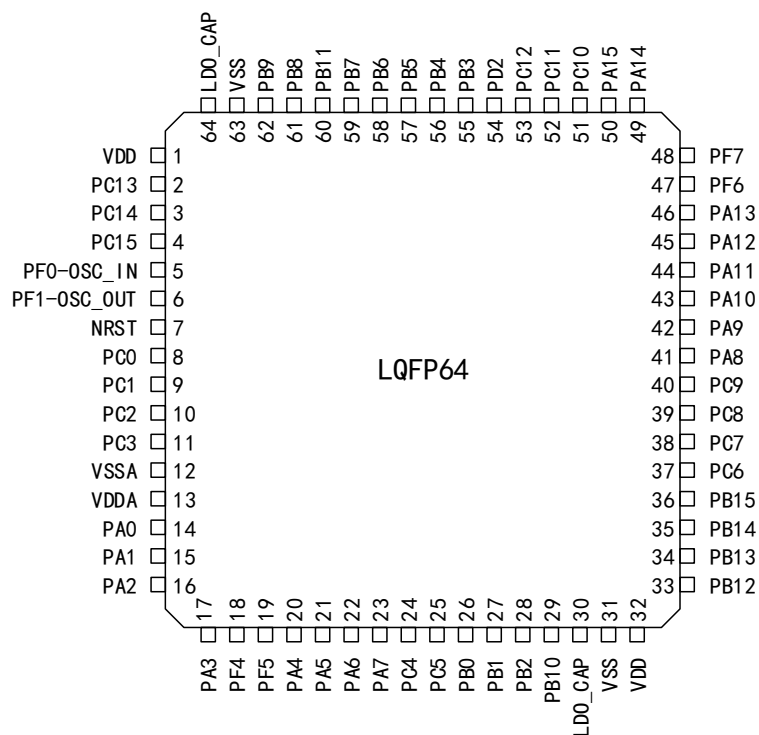


图 2 G32A1085 A1065 A1045 系列 LQFP48 引脚分布图

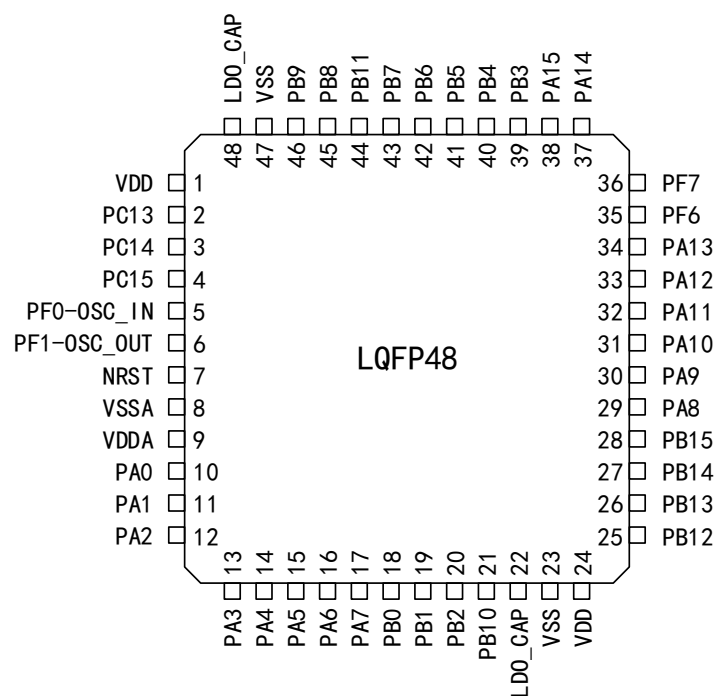
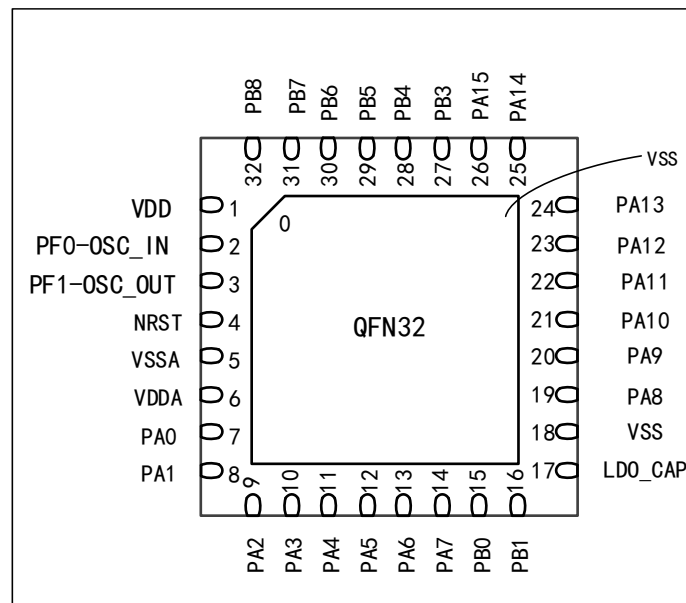


图 3 G32A1085 A1065 A1045 系列 QFN32 引脚分布图



3.2 引脚功能描述

表格 2 输出引脚表中使用的图例/缩写

名称	缩写	定义
引脚名称		除非引脚名称下方的括号中另有规定，否则复位期间和复位后的引脚功能与实际引脚名称相同
引脚类型	P	电源引脚
	I	仅输入引脚
	I/O	I/O 引脚
I/O 结构	STD	标准 I/O
	STDA	直接连接到 ADC 的 I/O
	RST	内置弱上拉电阻的双向复位引脚
注意		除非注释另有规定，否则复位期间和复位后，所有 I/O 都设置为浮空输入
引脚功能	复用功能	通过 GPIOx_AFR 寄存器选择的功能
	附加功能	通过外设寄存器直接选择/启用的功能

表格 3 G32A1085 A1065 A1045 功能描述

名称 (复位后的功能)	类型	IO 结构	默认复用功能	附加功能	QFN32	LQFP48	LQFP64
VDD	P	-	VDD	VDD	1	1	1
PC13	I/O	STD	TMR1_CH1	-	-	2	2
PC14	I/O	STD	TMR1_CH2	-	-	3	3
PC15	I/O	STD	TMR1_CH3	-	-	4	4

名称 (复位后的功能)	类型	IO 结构	默认复用功能	附加功能	QFN32	LQFP48	LQFP64
PF0-OSC_IN (PF0)	I/O	STD	-	OSC_IN	2	5	5
PF1-OSC_OUT (PF1)	I/O	STD	-	OSC_OUT	3	6	6
NRST	I/O	RST	系统复位输入/ 内部复位输出	NRST	4	7	7
PC0	I/O	STDA	EVENTOUT, USART2_TX	ADC_IN10	-	-	8
PC1	I/O	STDA	EVENTOUT, USART2_RX	ADC_IN11	-	-	9
PC2	I/O	STDA	EVENTOUT	ADC_IN12	-	-	10
PC3	I/O	STDA	EVENTOUT	ADC_IN13	-	-	11
VSSA	P	-	VSSA	VSSA	5	8	12
VDDA	P	-	VDDA	VDDA	6	9	13
PA0	I/O	STDA	USART2_CTS, TMR2_CH1, CAN_RX	ADC_IN0	7	10	14
PA1	I/O	STDA	USART2_RTS, EVENTOUT, TMR2_CH2, CAN_TX, TMR4_CH2	ADC_IN1	8	11	15
PA2	I/O	STDA	TMR4_CH1, USART2_TX, TMR2_CH3	ADC_IN2	9	12	16
PA3	I/O	STDA	TMR4_CH2, USART2_RX, TMR2_CH4	ADC_IN3	10	13	17
PF4	I/O	STD	EVENTOUT	-	-	-	18
PF5	I/O	STD	EVENTOUT	-	-	-	19
PA4	I/O	STDA	SPI1_NSS, USART2_CK, TMR4_CH1	ADC_IN4	11	14	20
PA5	I/O	STDA	SPI1_SCK, TMR2_CH1	ADC_IN5	12	15	21
PA6	I/O	STDA	SPI1_MISO, TMR3_CH1, TMR1_BKIN, CAN_RX, TMR4_CH3, EVENTOUT	ADC_IN6	13	16	22
PA7	I/O	STDA	SPI1_MOSI, TMR3_CH2, TMR1_CH1N, CAN_TX, TMR4_CH4, EVENTOUT	ADC_IN7	14	17	23
PC4	I/O	STDA	EVENTOUT	ADC_IN14	-	-	24
PC5	I/O	STDA	TMR1_CH4	ADC_IN15	-	-	25

名称 (复位后的功能)	类型	IO 结构	默认复用功能	附加功能	QFN32	LQFP48	LQFP64
PB0	I/O	STDA	USART1_TX, TMR3_CH3, TMR1_CH2N	ADC_IN8	15	18	26
PB1	I/O	STDA	USART1_RX, TMR3_CH4, TMR1_CH3N	ADC_IN9	16	19	27
PB2	I/O	STD	TMR1_CH1N	-	-	20	28
PB10	I/O	STD	TMR2_CH3, EVENTOUT	-	-	21	29
LDO_CAP	P	-	LDO_CAP	LDO_CAP	17	22	30
VSS	P	-	VSS	VSS	18	23	31
VDD	P	-	VDD	VDD	-	24	32
PB12	I/O	STD	TMR1_BKIN, EVENTOUT	-	-	25	33
PB13	I/O	STD	TMR1_CH1N, TMR2_CH4	-	-	26	34
PB14	I/O	STD	TMR4_CH1, TMR1_CH2N	-	-	27	35
PB15	I/O	STD	TMR4_CH2, TMR1_CH3N, TMR2_CH3	-	-	28	36
PC6	I/O	STD	TMR3_CH1	-	-	-	37
PC7	I/O	STD	TMR3_CH2	-	-	-	38
PC8	I/O	STD	TMR3_CH3	-	-	-	39
PC9	I/O	STD	TMR3_CH4	-	-	-	40
PA8	I/O	STD	USART1_CK, TMR1_CH1, EVENTOUT, MCO	-	19	29	41
PA9	I/O	STD	TMR4_CH3, USART1_TX, TMR1_CH2	-	20	30	42
PA10	I/O	STD	USART1_RX, TMR1_CH3	-	21	31	43
PA11	I/O	STD	USART1_CTS, TMR1_CH4, EVENTOUT, CAN_RX	-	22	32	44
PA12	I/O	STD	USART1_RTS, TMR1_ETR, TMR4_CH4, EVENTOUT, CAN_TX	-	23	33	45
PA13 ⁽¹⁾ (SWDIO)	I/O	STD	SWDIO	-	24	34	46
PF6	I/O	STD	TMR1_CH4	-	-	35	47
PF7	I/O	STD	TMR2_CH2	-	-	36	48
PA14 ⁽¹⁾ (SWCLK)	I/O	STD	USART2_TX, SWCLK	-	25	37	49

名称 (复位后的功能)	类型	IO 结构	默认复用功能	附加功能	QFN32	LQFP48	LQFP64
PA15	I/O	STD	SPI1_NSS, USART2_RX, TMR2_CH1, EVENTOUT	-	26	38	50
PC10	I/O	STD	TMR1_CH1	-	-	-	51
PC11	I/O	STD	TMR1_CH2	-	-	-	52
PC12	I/O	STD	TMR1_CH3	-	-	-	53
PD2	I/O	STD	TMR1_CH4	-	-	-	54
PB3	I/O	STD	SPI1_SCK, EVENTOUT, TMR2_CH2	-	27	39	55
PB4	I/O	STD	SPI1_MISO, TMR3_CH1	-	28	40	56
PB5	I/O	STD	SPI1_MOSI, TMR3_CH2	-	29	41	57
PB6	I/O	STD	USART1_TX, TMR3_CH4	-	30	42	58
PB7	I/O	STD	USART1_RX, TMR3_CH3	-	31	43	59
PB11	I/O	STD	TMR2_CH4, EVENTOUT	-	-	44	60
PB8	I/O	STD	TMR4_CH3, CAN_RX	-	32	45	61
PB9	I/O	STD	TMR4_CH4, CAN_TX	-	-	46	62
VSS	P	-	VSS	VSS	0	47	63
LDO_CAP	P	-	LDO_CAP	LDO_CAP	-	48	64

注意:

(1) 复位后, 这些引脚配置为 SWDIO 和 SWCLK 复用功能, SWDIO 引脚的内部上拉和 SWCLK 引脚的内部下拉被激活。

3.3 GPIO 复用功能配置

表格 4 GPIOA 复用功能配置

名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6
PA0	-	USART2_CTS	TMR2_CH1	-	CAN_RX	-	-
PA1	EVENTOUT	USART2_RTS	TMR2_CH2	-	CAN_TX	TMR4_CH2	-
PA2	TMR4_CH1	USART2_TX	TMR2_CH3	-	-	-	-
PA3	TMR4_CH2	USART2_RX	TMR2_CH4	-	-	-	-
PA4	SPI1_NSS	USART2_CK	-	TMR4_CH1	-	-	-
PA5	SPI1_SCK	-	TMR2_CH1	-	-	-	-
PA6	SPI1_MISO	TMR3_CH1	TMR1_BKIN	-	CAN_RX	TMR4_CH3	EVENTOUT
PA7	SPI1_MOSI	TMR3_CH2	TMR1_CH1N	-	CAN_TX	TMR4_CH4	EVENTOUT
PA8	MCO	USART1_CK	TMR1_CH1	EVENTOUT	-	-	-
PA9	TMR4_CH3	USART1_TX	TMR1_CH2	-	-	-	-
PA10	-	USART1_RX	TMR1_CH3	-	-	-	-
PA11	EVENTOUT	USART1_CTS	TMR1_CH4	-	CAN_RX	-	-
PA12	EVENTOUT	USART1_RTS	TMR1_ETR	TMR4_CH4	CAN_TX	-	-
PA13	SWDIO	-	-	-	-	-	-
PA14	SWCLK	USART2_TX	-	-	-	-	-
PA15	SPI1_NSS	USART2_RX	TMR2_CH1	EVENTOUT	-	-	-

表格 5 GPIOB 复用功能配置

名称	AF0	AF1	AF2	AF3
PB0	USART1_TX	TMR3_CH3	TMR1_CH2N	-
PB1	USART1_RX	TMR3_CH4	TMR1_CH3N	-
PB2	-	-	TMR1_CH1N	-
PB3	SPI1_SCK	EVENTOUT	TMR2_CH2	-
PB4	SPI1_MISO	TMR3_CH1	-	-
PB5	SPI1_MOSI	TMR3_CH2	-	-
PB6	USART1_TX	-	TMR3_CH4	-
PB7	USART1_RX	-	TMR3_CH3	-
PB8	-	CAN_RX	TMR4_CH3	-
PB9	-	CAN_TX	TMR4_CH4	-
PB10	-	EVENTOUT	TMR2_CH3	-
PB11	EVENTOUT	-	TMR2_CH4	-
PB12	-	EVENTOUT	TMR1_BKIN	-
PB13	-	TMR2_CH4	TMR1_CH1N	-
PB14	-	TMR4_CH1	TMR1_CH2N	-
PB15	TMR2_CH3	TMR4_CH2	TMR1_CH3N	-

表格 6 GPIOC 复用功能配置

名称	AF0	AF1	AF2	AF3
PC0	EVENTOUT	USART2_TX	-	-
PC1	EVENTOUT	USART2_RX	-	-
PC2	EVENTOUT	-	-	-
PC3	EVENTOUT	-	-	-
PC4	EVENTOUT	-	-	-
PC5	-	-	TMR1_CH4	-
PC6	TMR3_CH1	-	-	-
PC7	TMR3_CH2	-	-	-
PC8	TMR3_CH3	-	-	-
PC9	TMR3_CH4	-	-	-
PC10	-	-	TMR1_CH1	-
PC11	-	-	TMR1_CH2	-
PC12	-	-	TMR1_CH3	-
PC13	-	-	TMR1_CH1	-
PC14	-	-	TMR1_CH2	-
PC15	-	-	TMR1_CH3	-

表格 7 GPIOD & GPIOF 复用功能配置

名称	AF0	AF1	AF2	AF3
PF0	-	-	-	-
PF1	-	-	-	-
PF4	EVENTOUT	-	-	-
PF5	EVENTOUT	-	-	-
PF6	TMR1_CH4	-	-	-
PF7	TMR2_CH2	-	-	-
PD2	-	-	TMR1_CH4	-

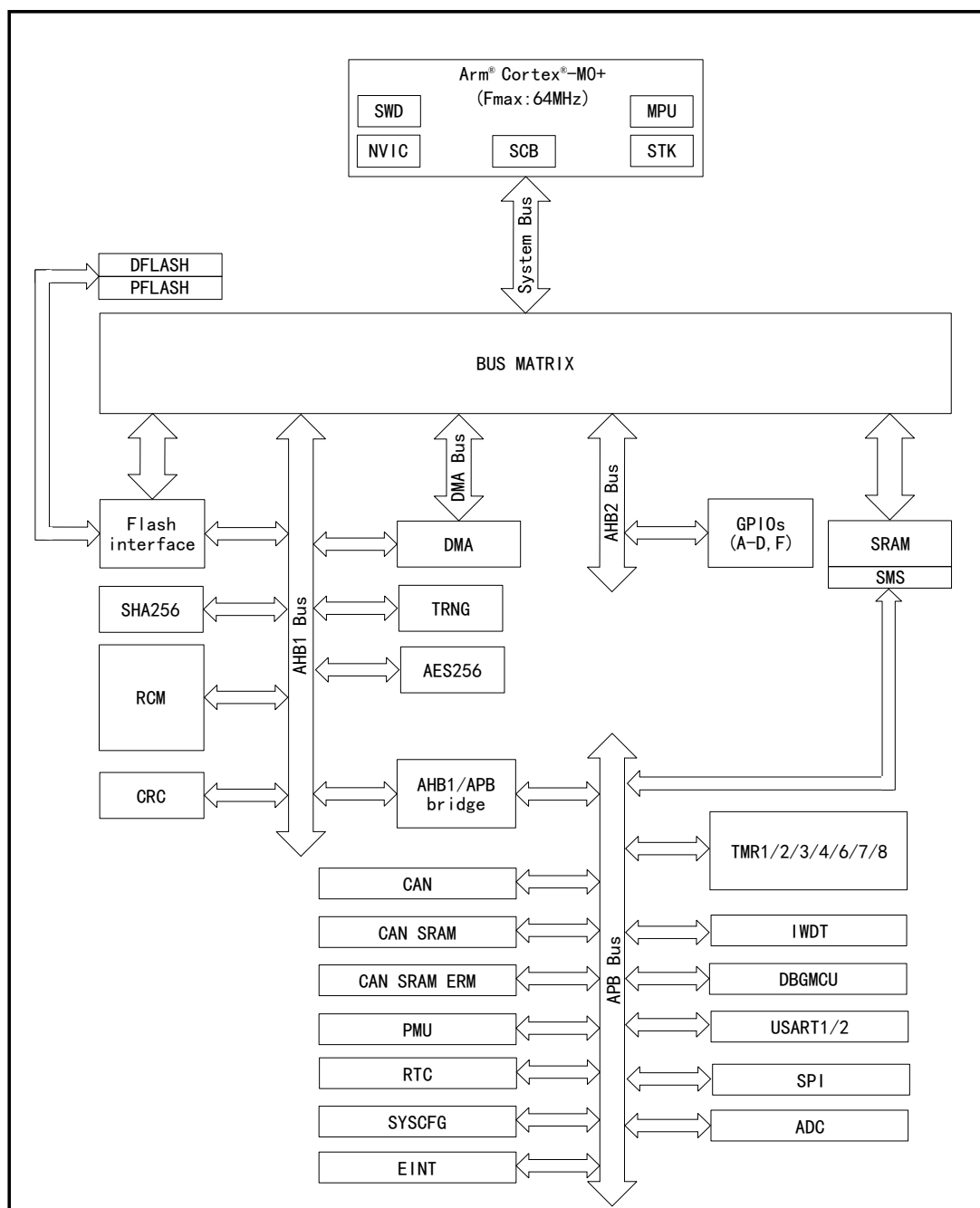
4 功能概述

本章主要介绍 G32A1085 A1065 A1045 系列产品系统架构、中断、片上存储器、时钟、电源、外设特点，有关 Arm® Cortex®-M0+内核的相关信息，请参考 Arm® Cortex®-M0+技术参考手册，该手册可以在 Arm 公司的网站下载。

4.1 系统架构

4.1.1 系统框图

图 4 G32A1085 A1065 A1045 系统框图



4.1.2 存储映射

表格 8 G32A1085 A1065 A1045 存储映射表

区域	起始地址	外设名称
代码	0x0000 0000	代码映射区
代码	0x0004 0000	保留
代码	0x0800 0000	主存储区
DFlash	0x0804 0000	数据存储区
代码	0x1FFF C800	保留
代码	0x1FFF F800	选项字节
代码	0x1FFF FC00	保留
SRAM	0x2000 0000	SRAM
APB 总线	0x4000 0000	TMR2
APB 总线	0x4000 0400	TMR3
APB 总线	0x4000 0800	保留
APB 总线	0x4000 0C00	保留
APB 总线	0x4000 1000	TMR6
APB 总线	0x4000 1400	保留
APB 总线	0x4000 1800	保留
APB 总线	0x4000 2000	TMR4
APB 总线	0x4000 2400	保留
APB 总线	0x4000 2800	RTC
APB 总线	0x4000 2C00	保留
APB 总线	0x4000 3000	IWDT
APB 总线	0x4000 3400	保留
APB 总线	0x4000 3800	保留
APB 总线	0x4000 3C00	保留
APB 总线	0x4000 4400	USART2
APB 总线	0x4000 4800	保留
APB 总线	0x4000 4C00	保留
APB 总线	0x4000 5000	保留
APB 总线	0x4000 5400	SRAM ERM
APB 总线	0x4000 5800	CAN SRAM ERM (ERP)
APB 总线	0x4000 5C00	CAN SRAM (0x4000 5C00-0x4000 63FF)
APB 总线	0x4000 6400	CAN
APB 总线	0x4000 6C00	保留
APB 总线	0x4000 7000	PMU
APB 总线	0x4000 7400	保留
APB 总线	0x4000 7800	保留

区域	起始地址	外设名称
APB 总线	0x4000 7C00	保留
—	0x4000 8000	保留
APB 总线	0x4001 0000	SYSCFG
APB 总线	0x4001 0400	EINT
APB 总线	0x4001 0800	保留
APB 总线	0x4001 2400	ADC
APB 总线	0x4001 2800	保留
APB 总线	0x4001 2C00	TMR1
APB 总线	0x4001 3000	SPI
APB 总线	0x4001 3400	保留
APB 总线	0x4001 3800	USART1
APB 总线	0x4001 3C00	保留
APB 总线	0x4001 4000	TMR7
APB 总线	0x4001 4400	TMR8
APB 总线	0x4001 4800	保留
APB 总线	0x4001 4C00	保留
APB 总线	0x4001 5800	DBGMCU
APB 总线	0x4001 5C00	保留
—	0x4001 8000	保留
AHB1 总线	0x4002 0000	DMA
AHB1 总线	0x4002 0400	保留
AHB1 总线	0x4002 1000	RCM
AHB1 总线	0x4002 1400	保留
AHB1 总线	0x4002 2000	Flash 接口
AHB1 总线	0x4002 2400	保留
AHB1 总线	0x4002 3000	CRC
AHB1 总线	0x4002 3400	保留
AHB1 总线	0x4002 4000	保留
AHB1 总线	0x4002 4400	保留
AHB1 总线	0x4002 6000	AES256
AHB1 总线	0x4002 6400	SHA256
AHB1 总线	0x4002 6800	TRNG
AHB2 总线	0x4800 0000	GPIOA
AHB2 总线	0x4800 0400	GPIOB
AHB2 总线	0x4800 0800	GPIOC
AHB2 总线	0x4800 0C00	GPIOD
AHB2 总线	0x4800 1000	保留
AHB2 总线	0x4800 1400	GPIOF

区域	起始地址	外设名称
—	0x4800 1800	保留
内核	0xE000 E010	STK
内核	0xE000 E100	NVIC
内核	0xE000 ED00	SCB
—	0xE010 0000	保留

4.2 内核

G32A1085 A1065 A1045 的内核是 Arm® Cortex®-M0+, 是最新一代的嵌入式 Arm 内核, 基于该平台开发成本低、功耗低, 可提供优良的计算性能和先进的系统中断响应, 兼容所有 Arm 工具和软件。

4.3 中断控制器

4.3.1 嵌套向量中断控制器(NVIC)

G32A1085 A1065 A1045 产品内置 1 个嵌套向量中断控制器 (NVIC), NVIC 能够处理多达 32 个可屏蔽中断通道 (不包括 16 个 Arm® Cortex®-M0+的中断线) 和 4 个优先级; 可直接向内核传递中断向量入口地址, 从而达到低延迟的中断响应处理能优先处理晚到的较高优先级中断。

4.3.2 外部中断/事件控制器(EINT)

外部中断/事件控制器有 32 个边沿检测器, 每个检测器包含边沿检测电路、中断/事件请求产生电路; 每个检测器可配置为上升沿触发、下降沿触发、双边沿触发, 也能够单独屏蔽; 最多 55 个 GPIO 可连接到 16 个外部中断线。

4.4 片上存储器

用户可修改的存储器包括主存储器、数据存储区、SRAM、选项字节。系统存储器存放 96 位唯一设备 ID、主存储区容量信息、数据存储区容量信息。

PFlash、DFlash 和 SRAM 存储区均带有 ECC 功能, ECC 功能可以纠正单比特数据位错误并检测多数据位双比特错误。

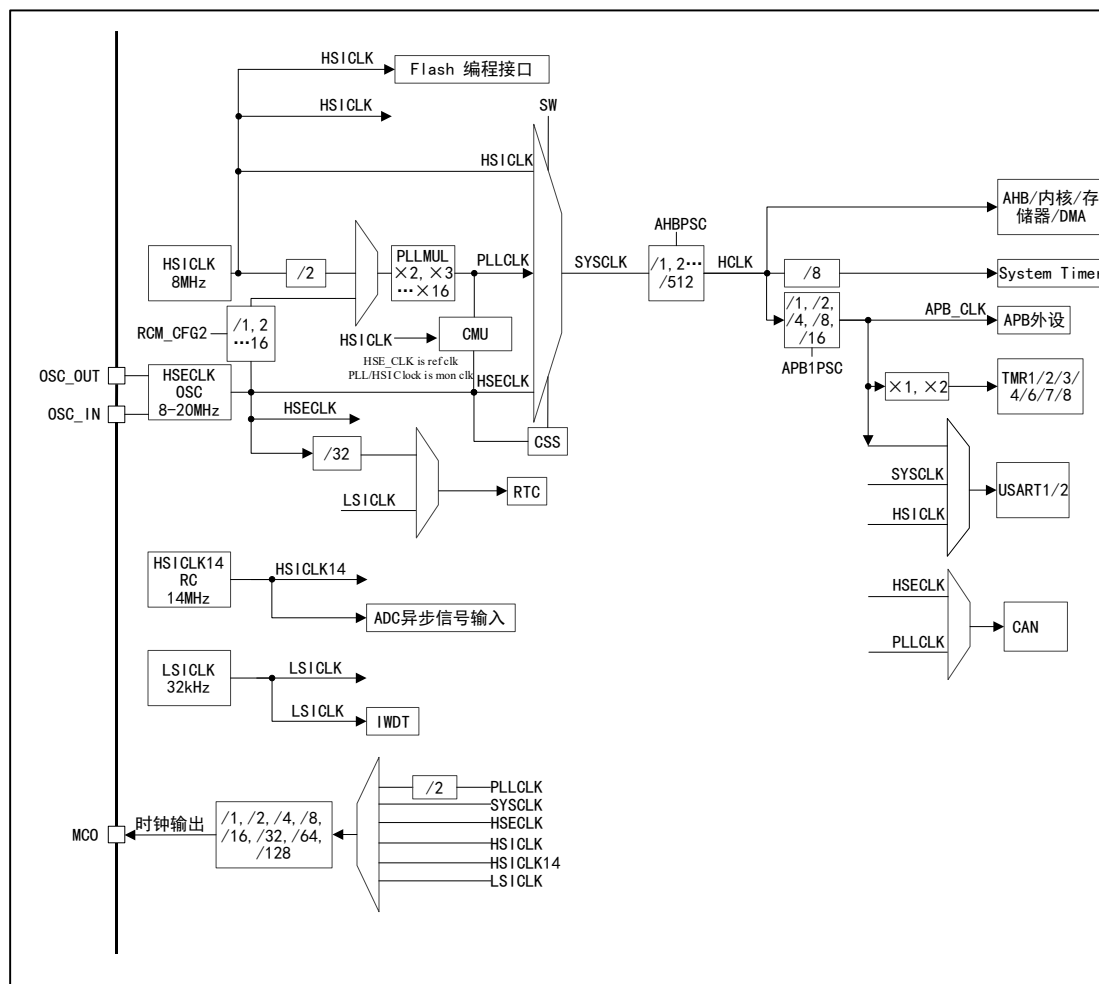
表格 9 存储器说明

存储器	G32A1085 最大字节	G32A1065 最大字节	G32A1045 最大字节	说明
PFlash	256KB	128KB	64KB	存储用户代码、常量数据
DFlash	32KB	32KB	16KB	数据存储区
SRAM	32KB	16KB	8KB	—
选项字节	24Bytes	24Bytes	24Bytes	配置主存储区读写保护、MCU 工作方式

4.5 时钟

G32A1085 A1065 A1045 的时钟树见下图:

图 5 G32A1085 A1065 A1045 时钟树



4.5.1 时钟源

G32A1085 A1065 A1045 的时钟源按速度分为高速时钟、低速时钟，高速时钟有 HSI14、HSI14、HSECLK，低速时钟有 LSI14。

按片内/外分为内部时钟、外部时钟，内部时钟有 HSI14、HSI14、LSI14，外部时钟有 HSECLK，其中 HSI14、HSI14 在出厂时均会校准。

4.5.2 系统时钟

G32A1085 A1065 A1045 可选择 HSI14、PLLCLK、HSECLK 作为系统时钟；HSI14 的时钟源是 HSI14；PLLCLK 的时钟源可选择 HSI14、HSECLK 中的一种，配置 PLL 的倍频系数、分频系数可获得所需系统时钟；HSECLK 的时钟源是 HSECLK。产品复位启动时，默认选择 HSI14 作为系统时钟，之后用户可自行选择上述三个时钟源中的一种作为系统时钟。

4.5.3 总线时钟

内置 AHB、APB 总线，AHB 的时钟源是 SYSCLK 分频所得，APB 的时钟源是 HCLK 分频所得，AHB、APB 的最高频率是 64MHz。

4.6 电源管理

4.6.1 电源方案

表格 10 电源方案

名称	范围	说明
V _{DD}	2.75~5.5V	通过 VDD 引脚给 I/O、内部调压器供电。RC 振荡器和 PLL 由内部 3.3V 调压器供电。
V _{DDA}	V _{DD} ~5.5V	V _{DDA} 为 ADC、复位模块供电，V _{DDA} 电压电平必须始终大于或等于 V _{DD} 电压电平。

注意：有关如何连接电源引脚的更多详细信息，请参见图“电源方案”。

4.6.2 调压器

表格 11 调节器工作模式

名称	说明
主模式（MR）	用于运行模式
低功耗模式（LPR）	用于停机模式
掉电模式	用于待机模式，此时调压器高阻输出，内核电路掉电，调压器功耗为零，寄存器和 SRAM 的数据会全部丢失。

4.6.3 电源监控器

产品内部集成了上电复位（POR）和掉电复位（PDR）电路。这两种电路始终处于工作状态。当掉电复位电路监测到电源电压低于规定的阈值（V_{POR/PDR}）时，即使外部复位电路，系统保持复位状态。

该产品内置能够监测 V_{DD} 并将其与 V_{PVD} 阈值比较的可编程电压调节器（PVD），当 V_{DD} 在 V_{PVD} 阈值范围外且中断使能时会产生中断，可通过中断服务程序将 MCU 设置成安全状态。

4.7 低功耗模式

G32A1085 A1065 A1045 支持睡眠、停机和待机模式。

表格 12 低功耗模式

模式类型	说明
睡眠模式	内核停止工作，所有外设处于工作状态，可通过中断/事件唤醒

模式类型	说明
停机模式	在 SRAM 和寄存器数据不丢失的情况下，停机模式可达到较低的功耗。 内部 1.2V 供电模块的时钟都会停止，HSECLK 晶体谐振器、HSICLK、PLL 被禁止，调压器可配置普通模式或低功耗模式；为了功耗最低，1.2V 和 3.3V 调压器需要进入 LP 模式（LPDSCFG 置 1）。 任何外部中断线可唤醒 MCU，外部中断线包括 16 个 EINT 信号线之一、USART1、USART2、CAN、RTC。
待机模式	该模式功耗最低。 内部调压器被关闭，所有 1.2V 供电模块掉电，HSECLK 晶体谐振器、HSICLK、PLL 时钟关闭，SRAM 和寄存器的数据消失，待机电路仍工作。 NRST 引脚的外部复位信号、IWDG 复位、RTC 闹钟事件都会唤醒 MCU 退出待机模式。

注意：在睡眠、停机或待机模式下，IWDG 和对应的时钟仍正常工作。

4.8 GPIO

GPIO 可以配置为通用输入、通用输出、复用功能、模拟模式。通用输入可以配置成浮空、上拉、下拉，通用输出可以配置成推挽输出、开漏输出，复用功能可以用于数字外设，模拟模式可以用于模拟外设；可以配置使能/禁止上拉/下拉电阻；可以配置低 2MHz、中 10MHz、高 20MHz 的速度，速度越大，功耗、噪声也会越大。

4.9 通信接口

4.9.1 USART

该芯片内置多达 2 个通用同步/异步收发器，通信速率最高支持 8Mbit/s，所有 USART 可配置波特率、奇偶校验位、停止位、数据位长度，可以使用 DMA 控制器，支持单线半双工模式。各个 USART 功能差异如下表：

表格 13 G32A1085 A1065 A1045 USART 功能差异

USART 模式/功能	USART1	USART2
调制解调器的硬件流控制	√	√
同步模式	√	√
多处理通信	√	√
LIN 模式	√	√
双时钟域和从停止模式唤醒	√	√
接收器超时中断	√	√
自动波特率检测	√	√

注意：√=支持。

4.9.2 SPI

内置 1 个 SPI，在主模式、从模式下均支持全双工、半双工通信，可使用 DMA 控制器，可配置每帧 4~16 位，通信速率最高 16Mbit/s。

4.9.3 CAN

- 符合 ISO 11898-1:2015 标准，支持 CAN2.0A/B 和 CAN FD 协议
- 支持最多 64 字节数据的 CAN FD 协议
- 具备 CAN 错误日志记录功能
- 支持 AUTOSAR（汽车开放系统架构）
- 支持 SAE J1939 协议（用于商用车的通信协议）
- 改进的验收过滤功能
- 两个可配置的接收先入先出（FIFO）缓冲区
- 高优先级消息接收时提供独立信号
- 最多 64 个专用接收缓冲区
- 最多 32 个专用发送缓冲区
- 可配置的发送 FIFO 缓冲区
- 可配置的发送队列
- 可配置的发送事件 FIFO 缓冲区
- CPU 可直接访问消息随机存取存储器（Message RAM）
- 可编程的回环测试模式
- 可屏蔽的模块中断
- 双时钟域（CAN 通信时钟和 CAN 外设时钟）
- 支持掉电模式和唤醒
- 支持 SRAM ECC 校验，校验出错可以触发中断并支持查询出错地址
- 支持最高数据波特率 8Mbit/s

4.10 模拟外设

4.10.1 ADC

内置 1 个 12 位 ADC，最多 16 个外部通道，3 个内部通道，内部通道分别测量温度传感器、参考电压、内部电源检测；ADC 各通道 A/D 转换模式支持单次、连续、扫描或间断。

4.10.2 温度传感器

内置 1 个温度传感器（TSensor），内部连接 ADC_IN16 通道，传感器产生的电压随着温度线性变化，可通过 ADC 获取转换的电压值换算成温度。

表格 14 温度传感器校准值

校准值名称	描述	存储地址
T _{sensor_CAL1}	在 25℃(±5℃)温度， V _{DDA} =5V(±10mV)下采集的原始数据	0x1FFF F454-0x1FFF F455
T _{sensor_CAL2}	在 -40℃(±5℃)温度， V _{DDA} =5V(±10mV)下采集的原始数据	0x1FFF F458-0x1FFF F459

校准值名称	描述	存储地址
T _{sensor_CAL3}	在 125℃(±5℃)温度， VDDA=5V(±10mV)下采集的原始数据	0x1FFF F45A-0x1FFF F45B

4.10.3 内部参考电压 (V_{REFINT}) 校准

内置参考电压 V_{REFINT}，内部连接 ADC_IN17 通道，可通过 ADC 获取该 V_{REFINT}；V_{REFINT} 为 ADC 提供稳定的电压输出。

表格 15 内部参考电压校准值

校准值名称	描述	存储地址
V _{REFINT_CAL}	在 25℃(±5℃)温度， VDDA=5V(±10mV)下采集的原始数据	0x1FFF F456-0x1FFF F457

4.10.4 内部电源监控

内部连接 ADC_IN18 通道，可通过寄存器配置读取电压状态，包含 VDD_FLASH_1.7_32K、VDD_FLASH_1.7_256K、VDD_CORE_1.2。

4.11 定时器

内置 1 个 16 位高级定时器 TMR1、3 个 16 位通用定时器 TMR2/3/4、2 个基本定时器 TMR6/7、1 个 CAN 时间戳定时器 TMR8、1 个独立看门狗定时器（支持窗口模式）、1 个系统滴答定时器。

看门狗定时器可用于检测程序是否正常运行。

系统滴答定时器是内核的外设，具有自动重加载功能，当计数器为 0 时能产生一个可屏蔽系统中断，可用于实时操作系统和普通延时。

其特性对比如下：

表格 16 高级/通用/基本和系统滴答定时器功能比较

定时器类型	系统滴答定时器	基本定时器	通用定时器	高级定时器
定时器名称	SysTick Timer	TMR6/7/8	TMR2/3/4	TMR1
计数器分辨率	24 位	16 位	16 位	16 位
计数器类型	向下	向上	向上, 向下, 向上/下	向上, 向下, 向上/下
预分频系数	-	1~65536 间任意整数	1~65536 间任意整数	1~65536 间任意整数
产生 DMA 请求	-	TMR6/7 可以 TMR8 不支持	可以	可以
捕获/比较通道	-	-	4	4
互补输出	-	没有	没有	有
引脚特性	-	-	4 路非互补通道引脚	共 9 根引脚: 1 路外部触发信号输入、1 路刹车输入信号、3 对互补通道、1 路非互补通道
功能说明	专用于实时操作系统。 具有自动重加载功能。 当计数器为 0 时能产生一个可屏蔽系统中断。 可编程时钟源。	可以作为 16 位通用型时基计数器。	具有 4 个独立的通道, 每个通道用于输入捕获/比较、PWM 或单脉冲模式输出。 每个定时器通道都有独立的 DMA 请求机制。	具有带死区插入的互补 PWM 输出, 配置为 16 位标准定时器时, 它与 TMRx 定时器具有相同的功能。配置为 16 位 PWM 发生器时, 它具有全调制能力(0~100%)。在调试模式下, 计数器可以被冻结, 同时 PWM 输出被禁止。提供同步或事件链接功能。

表格 17 独立看门狗定时器

名称	计数器分辨率	计数器类型	预分频系数	功能说明
独立看门狗	12 位	向下	4、8、16、32、64、128、256	由 LSI 提供时钟；可运行于停机模式。 在发生问题时可复位整个系统。 可以作为一个自由定时器为应用程序提供超时管理。 通过选项字节可以配置成是软件或硬件启动看门狗。 在调试模式下，计数器可以被冻结。

4.12 CRC 计算单元

内置 1 个 CRC（循环冗余校验）计算单元，可产生 CRC 码，可操作 8 位、16 位、32 位数据。

4.13 DMA

内置 1 个 DMA，支持 5 路 DMA 通道，每个通道支持多个 DMA 请求，但同一时刻只允许 1 个 DMA 请求进入 DMA 通道，支持 DMA 请求的外设有：ADC、SPI、USART1/2、TMR1、TMR2、TMR3、TMR4、TMR6、TMR7。支持“存储器→存储器、存储器→外设、外设→存储器”数据传输（存储器包括 Flash、SRAM）。

4.14 SMS

SMS 提供针对 SRAM 的 ECC 校验，包括错误检测、单比特错误纠正、以及双比特错误检测。每个地址均附加额外的校验位。当启用 ECC 功能时，每次写入操作都会由 SMS 在内部计算校验位。

对于每次读取操作，包括 RMW 读取操作，其 ECC 错误都会被报告并记录下来。被报告的 ECC 错误能产生一个可屏蔽的系统中断。

SMS 可以在 SRAM 访问时插入错误位，用于诊断目的。可以配置注入单比特错误、双比特错误和三比特错误。

4.15 TRNG

TRNG 是一个真随机数发生器，以连续模拟噪声为基础，在主机读取时，为其提供一个 32 位的随机数。两个相连的随机数之间的间隔为 40 个时钟信号周期。监控 TRNG 熵以标记异常行为。

4.16 SHA256

SHA-256（Secure Hash Algorithm 256-bit）是一种密码学哈希函数，属于 SHA-2 系列的一部分。在 MCU 中集成 SHA256 模块，能够为系统提供高效安全的哈希计算能力，可应用于数据完整性验证、数字签名、密码存储等安全相关的应用场景。

- 支持 little-endian 模式（0x64636261）
- 支持 SHA256 算法
- 支持分段计算
- 仅支持单块计算。在执行多块计算时，前一次计算的结果必须输入到当前哈希计算的 DIGEST 寄存器中。

4.17 AES256

加密处理器使用 AES 算法对需要传输的数据进行加密和解密。

- 支持 ECB、CBC 和 CTR 链接算法
- 支持加密、解密以及密钥扩展
- 支持 128 位、192 位和 256 位密钥
- 支持 CMAC 算法，包括子密钥生成和 MAC 生成

5 电气特性

5.1 电气特性测试条件

所有电压参数(特殊说明外)都以 V_{SS} 为参照。

5.1.1 最大值和最小值

除非特别说明,所有产品是在 $T_A=25^{\circ}\text{C}$ 下在生产线上进行测试的。其最大和最小值可支持所定最恶劣的环境温度、供电电压和时钟频率。

5.1.2 典型值

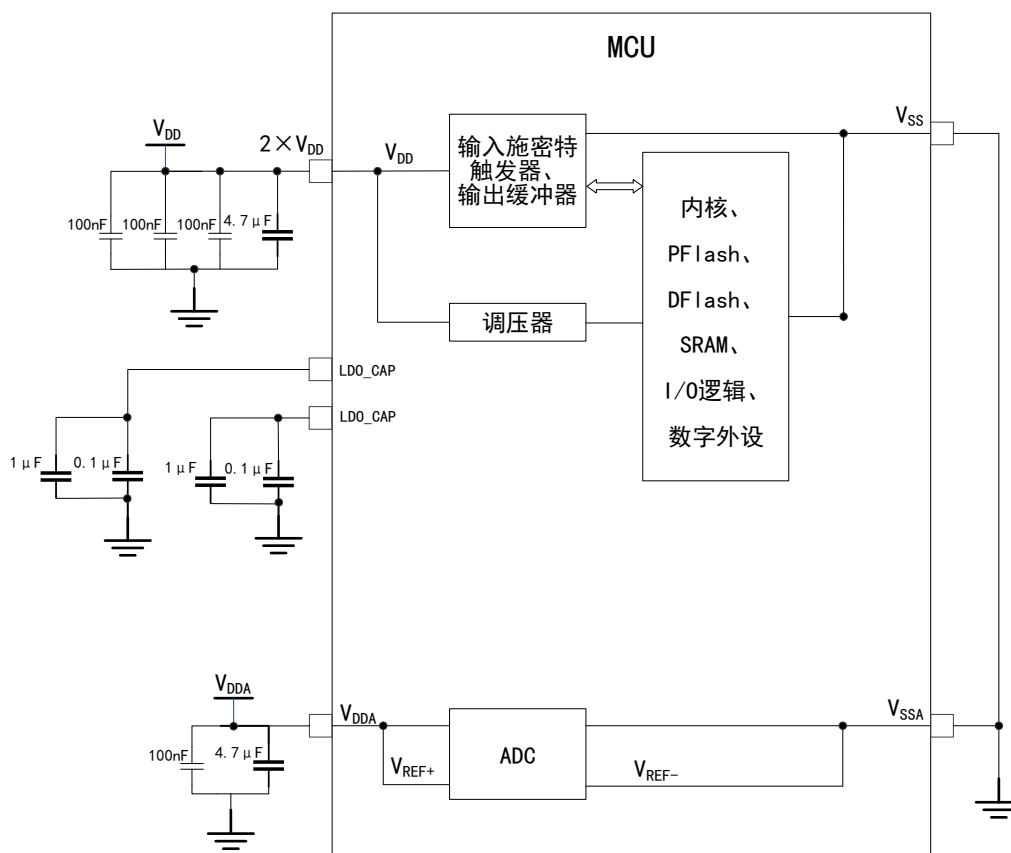
除非特别说明,典型数据是基于 $T_A=25^{\circ}\text{C}$ 、 $V_{DD}=V_{DDA}=5\text{V}$ 测量,这些数据仅用于设计指导。

5.1.3 典型曲线

除非特别说明,典型曲线不会在生产线上进行测试,仅用于设计指导。

5.1.4 电源方案

图 6 电源方案



5.1.5 负载电容

图 7 测量引脚参数时的负载条件

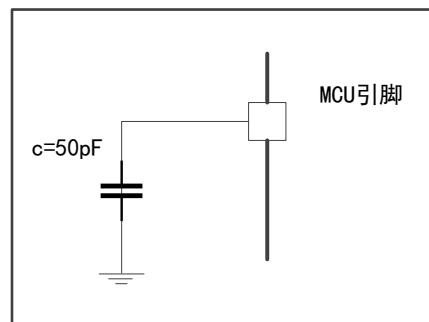


图 8 引脚输入电压测量方案

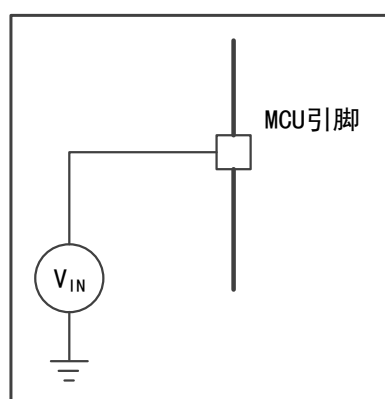
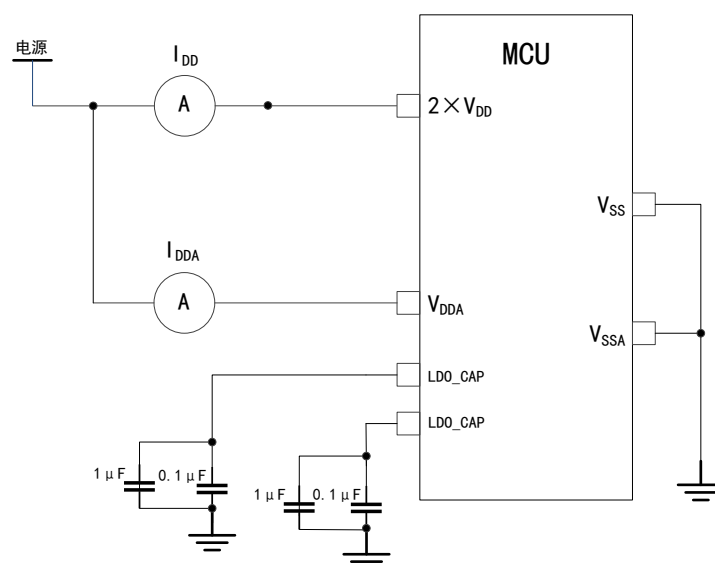


图 9 功耗测量方案



5.2 通用工作条件下的测试

表格 18 通用工作条件

符号	参数	条件	最小值	典型值	最大值	单位
f _{HCLK}	内部 AHB 时钟频率	-	-	-	64	MHz

符号	参数	条件	最小值	典型值	最大值	单位
fPCLK	内部 APB 时钟频率	-	-	-	64	
V _{DD}	标准工作电压	-	2.75	-	5.5	V
V _{DDA}	模拟工作电压	V _{DDA} 不得小于 V _{DD}	2.75	-	5.5	
V _{IN}	I/O 输入电压	STD 和 RST I/O	-0.3	-	V _{DD} +0.3	
		STDA I/O	-0.3	-	V _{DDA} +0.3	

5.3 绝对最大额定值

器件上的载荷如果超过绝对最大额定值,可能会导致器件永久性的损坏。这里只是给出能承受的最大载荷,不保证在此条件下器件的功能运行正常。

5.3.1 最大温度特性

表格 19 温度特性

符号	描述	数值	单位
T _{STG}	储存温度范围	-65~+150	°C
T _A	环境温度	-40~+125	

5.3.2 最大额定电压特性

所有的电源(V_{DD},V_{DDA})和地(V_{SS},V_{SSA})引脚必须始终连接到外部限定范围内的供电电源上。

表格 20 最大额定电压特性

符号	描述	最小值	最大值	单位
V _{DD} -V _{SS}	外部主供电电压 (V _{DD})	-0.3	5.8	V
V _{DDA} -V _{SSA}	外部模拟电源电压 (V _{DDA})	-0.3	5.8	
V _{DD} -V _{DDA}	V _{DD} >V _{DDA} 允许的电压差	-	0.4	
V _{IN}	引脚上的输入电压	V _{SS} -0.3	5.8	
ΔV _{DDx}	不同供电引脚之间的电压差	-	50	mV
V _{SSx} -V _{SS}	不同接地引脚之间的电压差	-	50	

5.3.3 最大额定电流特性

表格 21 最大额定电流特性

符号	描述	最大值	单位
Σ I _{VDD}	经所有 V _{DD} /V _{DDA} 电源线的总电流之和 ⁽¹⁾	120	mA
Σ I _{VSS}	所有 V _{SS} 接地线的总电流之和 ⁽¹⁾	-120	
I _{VDD (PIN)}	进入每个 V _{DD} /V _{DDA} 电源引脚的最大电流 ⁽¹⁾	100	

符号	描述	最大值	单位
$I_{VSS(PIN)}$	进入每个 V_{SS} 接地引脚的最大电流 ⁽¹⁾	-100	
$I_{INJ(PIN)}^{(3)}$	在 STD 引脚和 RST 管脚上注入电流	-5/+0 ⁽⁴⁾	
	在 STDA 引脚注入电流 ⁽⁴⁾	±5	
$\Sigma I_{INJ(PIN)}^{(2)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁵⁾	±25	

注意:

- (1) 所有的电源(V_{DD} , V_{DDA})和地(V_{SS} , V_{SSA})必须始终在允许范围内。
- (2) 如果 V_{IN} 超过最大值, 必须在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > V_{DD}$ 时, 电流流入引脚; 当 $V_{IN} < V_{SS}$ 时, 电流流出引脚。
- (3) 在这些 I/O 上不可能出现正注入, 并且在输入电压低于指定的最大值时不会发生。
- (4) 在这些 I/O 上, $V_{IN} > V_{DDA}$ 诱导了正注入。负注入会干扰器件的模拟性能。
- (5) 当多个输入被提交到一个电流注入时, 最大 $\Sigma I_{INJ(PIN)}$ 是注入的正负电流的绝对值(瞬时值)。

5.3.4 ESD 特性

表格 22 ESD 特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
$V_{ESD(HBM)}$	静电放电电压(人体模型) VDD、VDDA、LDO_CAP 引脚	$T_A = +25^\circ\text{C}$, 标准: ANSI/ESDA/JEDEC JS-001-2017	-4000	4000	V
	静电放电电压(人体模型) 其它引脚		-6000	6000	
$V_{ESD(CDM)}$	静电放电电压(充电设备模型)	$T_A = +25^\circ\text{C}$, 标准: ANSI/ESDA/JEDEC JS-002-2018	-1000	1000	

注意: (1) 由第三方测试机构测试, 不在生产中测试。请在完全断电的状态下操作芯片, 严禁带电作业, 以防造成硬件损坏。

5.3.5 闩锁效应

表格 23 闩锁效应⁽¹⁾

符号	参数	条件	最小值	最大值	单位
LU	闩锁效应类	$T_A = +125^\circ\text{C}$	-200	200	mA
		$T_A = +25^\circ\text{C}$	-200	200	

注意: (1) 由第三方测试机构测试, 不在生产中测试。

5.4 片上存储器

5.4.1 Flash 特性

表格 24 Flash 特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
t_{prog}	64 位编程时间	$T_A = -40 \sim 125^\circ\text{C}$, $V_{DD} = 2.75 \sim 5.5\text{V}$	-	215	-	μs

符号	参数	条件	最小值	典型值	最大值	单位
t _{ERASE}	页(512B)擦除时间	T _A =-40~125℃, V _{DD} =2.75~5.5V	-	4	-	ms
t _{ME}	整片擦除时间	T _A =25℃, V _{DD} =2.75~5.5V	-	10	-	ms
V _{prog}	编程电压	T _A =-40~125℃	2.75	-	5.5	V
t _{RET}	数据保存时间	T _A =25℃	-	20	-	years
N _{RW}	擦写周期	T _A =25℃	-	100K	-	cycles
-	0 等待周期 FLASH 最快运行时间	T _A =-40~125℃, V _{DD} =2.75~5.5V	-	-	24	MHz

注意: (1) 由综合评估得出, 不在生产中测试。

5.5 时钟系统

5.5.1 外部时钟源特性

晶体谐振器产生的高速外部时钟

有关晶体谐振器的详细参数(频率、封装、精度等), 请咨询相应的生产厂商。

表格 25 HSECLK 8~20MHz 振荡器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
f _{OSC_IN}	振荡器频率	-	8	16	20	MHz
R _F	反馈电阻	-	-	500	-	kΩ
I _{start}	启动驱动电流	-	1.12	1.47	2.02	mA
I _{DD}	HSECLK 电流 消耗	C _L =8pF@8MHz	-	0.54	-	
I _{DD}	HSECLK 电流 消耗	C _L =6pF@16MHz	-	0.55	-	
I _{DD}	HSECLK 电流 消耗	C _L =10pF@20MHz	-	0.85	-	
g _m	振荡器的跨导 8-20M	启动	6.6	10	13.3	mA/V
t _{SU} (HSECLK)	启动时间	稳定的 V _{DD}	-	2	-	ms

注意: (1) 由综合评估得出, 不在生产中测试。

晶振推荐配置

静态电容 C₀≤3pF, 负载电容 C_L≤12pF, 8M 晶振谐振电阻 R_r≤300Ω, 16M 晶振谐振电阻 R_r≤80Ω, 20M 晶振谐振电阻 R_r≤80Ω, 激励功率 D_L≤100μW。

5.5.2 内部时钟源特性

高速内部 (HSICLK) RC 振荡器

表格 26 HSICLK 振荡器特性

符号	参数	条件		最小值	典型值	最大值	单位
f _{HSICLK}	频率	-		-	8	-	MHz
A _{CCHSICLK}	HSICLK 振荡器的精度	工厂校准	V _{DD} =3.3V/5V, T _A =25℃ ⁽¹⁾	-1	-	1	%
			V _{DD} =2.75-5.5V, T _A =-40~125℃	-2.5	-	2.5	%
t _{SU} (HSICLK)	HSICLK 振荡器启动时间	V _{DD} =3.3V/5V T _A =-40~125℃		1	-	2	μs
I _{DDA} (HSICLK)	HSICLK 振荡器功耗	-		-	100	150	μA

注意：除了 (1) 在生产中校准外，其它数据由综合评估得出，不在生产中测试。

表格 27 HSICLK14 振荡器特性

符号	参数	条件		最小值	典型值	最大值	单位
f _{HSICLK14}	频率	-		-	14	-	MHz
A _{CCHSICLK14}	HSICLK14 振荡器的精度	工厂校准	V _{DD} =3.3V/5V, T _A =25℃ ⁽¹⁾	-1	-	1	%
			V _{DD} =2.75-5.5V, T _A =-40~125℃	-4.2	-	5.1	%
t _{SU} (HSICLK14)	HSICLK14 振荡器启动时间	V _{DD} =3.3V/5V T _A =-40~125℃		1	-	2	μs
I _{DDA} (HSICLK14)	HSICLK14 振荡器功耗	-		-	100	150	μA

注意：除了 (1) 在生产中校准外，其它数据由综合评估得出，不在生产中测试。

低速内部 (LSICLK) RC 振荡器

表格 28 LSICLK 振荡器特性

符号	参数		最小值	典型值	最大值	单位
f _{LSICLK}	频率（V _{DD} =2.75-5.5V，T _A =-40~125℃）		30.4	32	33.6	kHz
A _{CCLSICLK}	LSICLK 振荡器的精度 ⁽¹⁾	T _A =-40~125℃	-5	-	5	%
		T _A =25℃	-3	-	3	
t _{SU} (LSICLK)	LSICLK 振荡器启动时间 （V _{DD} =3.3V/5V，T _A =-40~125℃）		-	-	128	μs
I _{DD} (LSICLK)	LSICLK 振荡器功耗		-	0.4	1.2	μA

注意：除了 (1) 在生产中校准外，其它数据由综合评估得出，不在生产中测试。

5.5.3 PLL 特性

表格 29 PLL 特性⁽¹⁾

符号	参数	最小值	典型值	最大值	单位
f _{PLL_IN}	PLL 输入时钟	1	8.0	24	MHz
	PLL 输入时钟占空比	40	-	60	%
f _{PLL_OUT}	PLL 倍频输出时钟 (V _{DD} =3.3V/5V, T _A =-40~125℃)	-	64	-	MHz
t _{LOCK}	PLL 锁相时间	-	-	200	μs

注意: (1) 由综合评估得出, 不在生产中测试。

5.6 电源管理

5.6.1 内嵌复位和电源控制模块特性测试

表格 30 内嵌复位和电源控制模块特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR}	上电复位阈值	下降沿	1.65	1.7	1.9	V
		上升沿	1.85	1.9	2.0	
V _{PDR}	掉电复位阈值	下降沿	2.4	2.48	2.65	
		上升沿	2.52	2.6	2.74	
V _{PORhyst}	POR 迟滞	-	-	200	-	mV
V _{PDRhyst}	PDR 迟滞	-	-	120	-	
T _{RSTTEMPO}	POR 迟滞时间	-	0.67	2	5	ms
T _{PDR}	PDR 滤波延时	-	10	20	44	μs
V _{LDO_CAP}	LDO_CAP 输出电压	运行模式	3.1	3.3	3.5	V
		低功耗模式	2.48	2.6	2.85	
LDO_CAP ⁽²⁾	LDO 滤波电容	-	1	2.2	10	μF
Tramp_MCU	MCU 上电斜率	-	0.5V/min	-	100V/ms	-
Tramp_ECU	ECU 上电斜率	-	0.5V/min	-	500V/ms	-
V _{REFINT}	内置参照电压	-40℃<T _A <+125℃	-	1.23 ⁽³⁾	-	V

注意:

- (1) 由综合评估得出, 不在生产中测试。
- (2) 在每个 LDO_CAP 引脚接一个滤波电容, 尽量靠近芯片引脚。
推荐电容值: LQFP64 和 LQFP48 有两个 LDO_CAP 引脚, 各接 1μF 电容, 而 QFN32 只有一个 LDO_CAP 引脚, 接 2.2μF 电容。
- (3) 受内部电路耦合影响, 通过 ADC 采样得到的 V_{REFINT} 数值可能与真实值存在偏差 (引脚直接测量值在规定范围内)。建议在应用中采用多次采样求平均值的方式以提高测量精度。

表格 31 可编程电压检测器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V _{PVD}	可编程的电压检测器的电平选择	PLS[2:0]=000 (下降沿)	2.50	2.73	2.85	V
		PLS[2:0]=000 (上升沿)	2.70	2.87	2.98	V
		PLS[2:0]=001 (下降沿)	2.50	2.73	2.85	V
		PLS[2:0]=001 (上升沿)	2.70	2.87	2.98	V
		PLS[2:0]=010 (下降沿)	2.80	3.05	3.15	V
		PLS[2:0]=010 (上升沿)	3.04	3.20	3.34	V
		PLS[2:0]=011 (下降沿)	3.10	3.37	3.45	V
		PLS[2:0]=011 (上升沿)	3.34	3.50	3.68	V
		PLS[2:0]=100 (下降沿)	3.40	3.66	3.75	V
		PLS[2:0]=100 (上升沿)	3.62	3.79	3.92	V
		PLS[2:0]=101 (下降沿)	3.70	3.95	4.08	V
		PLS[2:0]=101 (上升沿)	3.92	4.08	4.28	V
		PLS[2:0]=110 (下降沿)	4.10	4.26	4.40	V
		PLS[2:0]=110 (上升沿)	4.21	4.37	4.50	V
		PLS[2:0]=111 (下降沿)	4.30	4.52	4.65	V
		PLS[2:0]=111 (上升沿)	4.46	4.64	4.78	V
V _{PVDhyst}	PVD 迟滞	-	-	120	-	mV

注意: (1) 由综合评估得出, 不在生产中测试。

5.7 功耗

5.7.1 功耗测试

- (1) 执行 Coremark, 编译环境为 Keil V5 以及编译最高优化等级为 L0 条件下测试。
- (2) 所有的 I/O 引脚配置成模拟输入, 都连接到一个静态电平上 V_{DD} 或 V_{SS}(无负载)。
- (3) 除非特别说明, 所有的外设都关闭。
- (4) Flash 等待周期的设置和 f_{HCLK} 的关系:
 - 0~24MHz: 0 个等待周期
 - 24~48MHz: 1 个等待周期
 - 48~64MHz: 2 个等待周期
- (5) 当外设开启时: f_{PCLK}=f_{HCLK}。

表格 32 待机和停机模式下的功耗⁽¹⁾

工作模式	条件	-40℃		25℃		105℃		125℃		单位
		典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
STANDBY1	开 LSI 和 IWDIT	9.91	14	10.46	14	14.42	28	20.17	30	μA
STANDBY2	关 LSI 和 IWDIT	9.37	14	9.91	14	13.91	28	19.65	30	
STOP1	关外设，开调压器	253.08	290	262.00	290	349.23	400	441.74	500	
STOP2	关外设，关调压器	25.97	50	31.17	50	112.83	200	207.05	280	

注意：(1) 由综合评估得出，不在生产中测试。

表格 33 睡眠模式下的功耗⁽¹⁾

工作模式	条件	-40℃		25℃		105℃		125℃		单位
		典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
HSECLK16，使能所有外设 ⁽²⁾	f _{HCLK} =64MHz	5.65	8	5.70	8	5.75	8	5.88	8	mA
HSECLK16，关闭所有外设	f _{HCLK} =64MHz	2.51	5	2.55	5	2.60	5	2.71	5	
HSICLK，使能所有外设 ⁽²⁾	f _{HCLK} =64MHz	4.95	8	5.10	8	5.22	8	5.34	8	
HSICLK，关闭所有外设	f _{HCLK} =64MHz	1.86	5	1.91	5	2.09	5	2.20	5	

注意：

- (1) 由综合评估得出，不在生产中测试。
- (2) 当 ADC、HSECLK、HSICLK、LSICLK 等模拟外设打开时，需要考虑额外的功耗。

表格 34 程序在 Flash 执行，运行模式的功耗⁽¹⁾

工作模式	条件	-40℃		25℃		105℃		125℃		单位
		典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
HSECLK16, 使能所有外设 ⁽²⁾	f _{HCLK} =64MHz	8.40	11	8.30	11	8.32	11	8.49	11	mA
HSECLK16, 关闭所有外设	f _{HCLK} =64MHz	5.70	8	4.99	8	5.01	8	5.13	8	
HSICLK, 使能所有外设 ⁽²⁾	f _{HCLK} =64MHz	6.38	10	6.49	10	6.68	10	6.82	10	
HSICLK, 关闭所有外设	f _{HCLK} =64MHz	3.57	7	3.64	7	3.80	7	3.96	7	

注意:

- (1) 由综合评估得出，不在生产中测试。功耗数据为实测值，仅供参考。
- (2) 当 ADC、HSECLK、HSICLK、LSICLK 等模拟外设打开时，需要考虑额外的功耗。

表格 35 程序在 RAM 中执行，运行模式的功耗⁽¹⁾

工作模式	条件	-40℃		25℃		105℃		125℃		单位
		典型值	最大值	典型值	最大值	典型值	最大值	典型值	最大值	
HSECLK16, 使能所有外设 ⁽²⁾	f _{HCLK} =64MHz	8.20	11	8.22	11	8.26	11	8.39	11	mA
HSECLK16, 关闭所有外设	f _{HCLK} =64MHz	5.50	8	5.52	8	5.54	8	5.67	8	
HSICLK, 使能所有外设 ⁽²⁾	f _{HCLK} =64MHz	7.48	10	7.57	10	7.74	10	7.87	10	
HSICLK, 关闭所有外设	f _{HCLK} =64MHz	4.84	7	4.90	7	5.05	7	5.17	7	

注意:

- (1) 由综合评估得出，不在生产中测试。功耗数据为实测值，仅供参考。
- (2) 当 ADC、HSECLK、HSICLK、LSICLK 等模拟外设打开时，需要考虑额外的功耗。

5.8 低功耗模式唤醒时间

低功耗唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令的时间，其中 $V_{DD}=V_{DDA}$ 。

表格 36 低功耗唤醒时间⁽¹⁾

符号	参数	条件	典型值 ($T_A=25^{\circ}\text{C}$)	最大值	单位
$t_{WUSSTOP}$	从停机模式唤醒	-	42	-	μs
$t_{WUSTANDBY}$	从待机模式唤醒	-	170	-	
$t_{WUSLEEP}$	从睡眠模式唤醒	-	1.5	-	

注意: (1) 由综合评估得出，不在生产中测试。

5.9 I/O 端口特性

表格 37 直流特性 ($T_A=-40^{\circ}\text{C}-125^{\circ}\text{C}, V_{DD}=2.75\sim 4\text{V}$)

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	输入低电平电压	所有 I/O 引脚	-	-	$0.3V_{DD}$	V
V_{IH}	输入高电平电压	所有 I/O 引脚	$0.7V_{DD}$	-	-	
V_{hys}	施密特触发器迟滞	STDA I/O	$0.1V_{DD}$	-	-	
V_{OL}	IO 输出低电平	$I_{OL}=3\text{mA}$	-	-	0.5	
V_{OH}	IO 输出高电平	$I_{OH}=3\text{mA}$	$V_{DD}-0.4$	-	-	
V_{OL}	IO 输出低电平	$I_{OL}=12\text{mA}$	-	-	1.5	
V_{OH}	IO 输出高电平	$I_{OH}=12\text{mA}$	$V_{DD}-1.3$	-	-	
I_{OL}	IO 输出低电流	$V_{OL}=0.4$	3	-	-	mA
I_{OH}	IO 输出高电流	$V_{DD}-V_{OH}=0.4$	3	-	-	
I_{OL}	IO 输出低电流	$V_{OL}=1.3$	12	-	-	
I_{OH}	IO 输出高电流	$V_{DD}-V_{OH}=1.3$	12	-	-	
I_{OLA}	I_{OL} 总电流	-	-	100	-	
I_{OHA}	I_{OH} 总电流	-	-	100	-	
I_{lkg}	输入漏电流	STD I/O $V_{DD}\leq V_{IN}\leq 5\text{V}$	-	-	1.5	μA
R_{PU}	弱上拉等效电阻	$V_{IN}=V_{SS}$	25	40	55	k Ω
R_{PD}	弱下拉等效电阻	$V_{IN}=V_{DD}$	25	40	55	

表格 38 直流特性 ($T_A=-40^{\circ}\text{C}-125^{\circ}\text{C}, V_{DD}=4\sim 5.5\text{V}$)

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	输入低电平电压	所有 I/O 引脚	-	-	$0.3V_{DD}$	V

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平电压	所有 I/O 引脚	$0.7V_{DD}$	-	-	
V_{hys}	施密特触发器迟滞	STDA I/O	$0.1V_{DD}$	-	-	
V_{OL}	IO 输出低电平	$I_{OL}=5mA$	-	-	0.5	
V_{OH}	IO 输出高电平	$I_{OL}=5mA$	$V_{DD}-0.4$	-	-	
V_{OL}	IO 输出低电平	$I_{OL}=20mA$	-	-	1.5	
V_{OH}	IO 输出高电平	$I_{OL}=20mA$	$V_{DD}-1.3$	-	-	
I_{OL}	IO 输出低电流	$V_{OL}=0.4$	5	-	-	mA
I_{OH}	IO 输出高电流	$V_{DD}-V_{OH}=0.4$	5	-	-	
I_{OL}	IO 输出低电流	$V_{OL}=1.3$	20	-	-	
I_{OH}	IO 输出高电流	$V_{DD}-V_{OH}=1.3$	20	-	-	
I_{OLA}	I_{OL} 总电流	-	-	100	-	
I_{OHA}	I_{OH} 总电流	-	-	100	-	
I_{lkg}	输入漏电流	STD I/O $V_{DD} \leq V_{IN} \leq 5V$	-	-	1.5	μA
R_{PU}	弱上拉等效电阻	$V_{IN}=V_{SS}$	25	40	55	k Ω
R_{PD}	弱下拉等效电阻	$V_{IN}=V_{DD}$	25	40	55	

表格 39 滤波特性

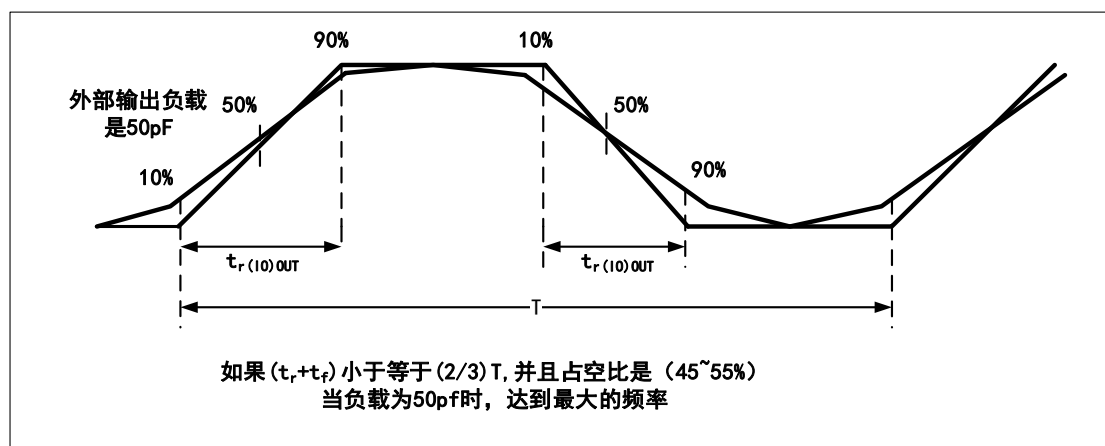
FILTER_ENy	参数	条件	典型值	最大值	单位
1	上升沿	$T_A=-40^{\circ}C \sim 125^{\circ}C$, $V_{DD}=2.75 \sim 5.5V$	84	178	ns
	下降沿		67	119	

表格 40 交流特性 ($T_A=25^{\circ}C$)

OSSELY[1:0]	符号	参数	条件	最小值	最大值	单位
00(2MHz)	$f_{max(IO)out}$	最大频率	$C_L=50pF$, $V_{DD}=2.75 \sim 5.5V$	-	2	MHz
	$t_{f(IO)out}$	输出高至低电平的下降时间		-	120	ns
	$t_{r(IO)out}$	输出低至高电平的上升时间		-	120	
01(10MHz)	$f_{max(IO)out}$	最大频率	$C_L=50pF$, $V_{DD}=2.75 \sim 5.5V$	-	10	MHz
	$t_{f(IO)out}$	输出高至低电平的下降时间		-	25	ns
	$t_{r(IO)out}$	输出低至高电平的上升时间		-	25	
10(20MHz)	$f_{max(IO)out}$	最大频率	$C_L=30pF$, $V_{DD}=2.75 \sim 5.5V$	-	20	MHz
	$t_{f(IO)out}$	输出高至低电平的下降时间		-	10	ns

OSSELy[1:0]	符号	参数	条件	最小值	最大值	单位
	$t_{r(IO)out}$	输出低至高电平的上升时间		-	10	
11(40MHz)	$f_{max(IO)out}$	最大频率	$C_L=30pF$, $V_{DD}=2.75\sim 5.5V$	-	40	MHz
	$t_{f(IO)out}$	输出高至低电平的下降时间		-	8	ns
	$t_{r(IO)out}$	输出低至高电平的上升时间		-	8	

图 10 输入输出交流特性定义



5.10 NRST 引脚特性

NRST 引脚输入驱动采用 CMOS 工艺, 它连接了一个永久性上拉电阻 R_{PU} 。

表格 41 NRST 引脚特性 ($T_A=-40\sim 125^{\circ}C$, $V_{DD}=2.75\sim 5.5V$)

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$	NRST 输入低电平电压	-	-	-	$0.3V_{DD}$	V
$V_{IH(NRST)}$	NRST 输入高电平电压	-	$0.7V_{DD}$	-	-	
$V_{hys(NRST)}$	NRST 施密特触发器电压迟滞	-	$0.1V_{DD}$	-	-	
R_{PU}	弱上拉等效电阻	$V_{IN}=V_{SS}$	25	40	55	k Ω
WFRST	NRST 输入滤波脉冲	-	-	50	240	ns
R_{EXT_PU}	外部上拉电阻	-	1	10	-	k Ω
C_{EXT}	外部电容	-	-	100	500	nF

5.11 通信接口

5.11.1 SPI 接口特性

表格 42 SPI 特性 ($T_A=25^{\circ}\text{C}$, $V_{DD}=5\text{V}$) ⁽¹⁾

符号	参数	条件	最小值	最大值	单位
f_{SCK} $1/t_{\text{c}}(\text{SCK})$	SPI 时钟频率	主模式	-	16	MHz
		从模式	-	16	
$t_{\text{r}}(\text{SCK})$ $t_{\text{f}}(\text{SCK})$	SPI 时钟上升和下降时间	负载电容: $C=15\text{pF}$	-	8	ns
$t_{\text{su}}(\text{NSS})$	NSS 建立时间	从模式	110	-	ns
$t_{\text{h}}(\text{NSS})$	NSS 保持时间	从模式	56.67	-	ns
$t_{\text{w}}(\text{SCKH})$ $t_{\text{w}}(\text{SCKL})$	SCK 高和低的时间	主模式, $f_{\text{PCLK}}=64\text{MHz}$, 预分频系数=8	54	57	ns
$t_{\text{su}}(\text{MI})$ $t_{\text{su}}(\text{SI})$	数据输入建立时间	主模式	12	-	ns
		从模式	20	-	
$t_{\text{h}}(\text{MI})$ $t_{\text{h}}(\text{SI})$	数据输入保持时间	主模式	34	-	ns
		从模式	22	-	
$t_{\text{a}}(\text{SO})$	数据输出访问时间	从模式, $f_{\text{PCLK}}=20\text{MHz}$	-	40	ns
$t_{\text{dis}}(\text{SO})$	数据输出禁止时间	从模式	-	45	ns
$t_{\text{v}}(\text{SO})$	数据输出有效时间	从模式(使能边沿之后)	-	50	ns
$t_{\text{v}}(\text{MO})$	数据输出有效时间	主模式(使能边沿之后)	-	6	ns
$t_{\text{h}}(\text{SO})$	数据输出保持时间	从模式(使能边沿之后)	11.5	-	ns
$t_{\text{h}}(\text{MO})$		主模式(使能边沿之后)	2	-	

注意: (1) 由综合评估得出, 不在生产中测试。

图 11 SPI 时序图—从模式和 $\text{CPHA}=0$

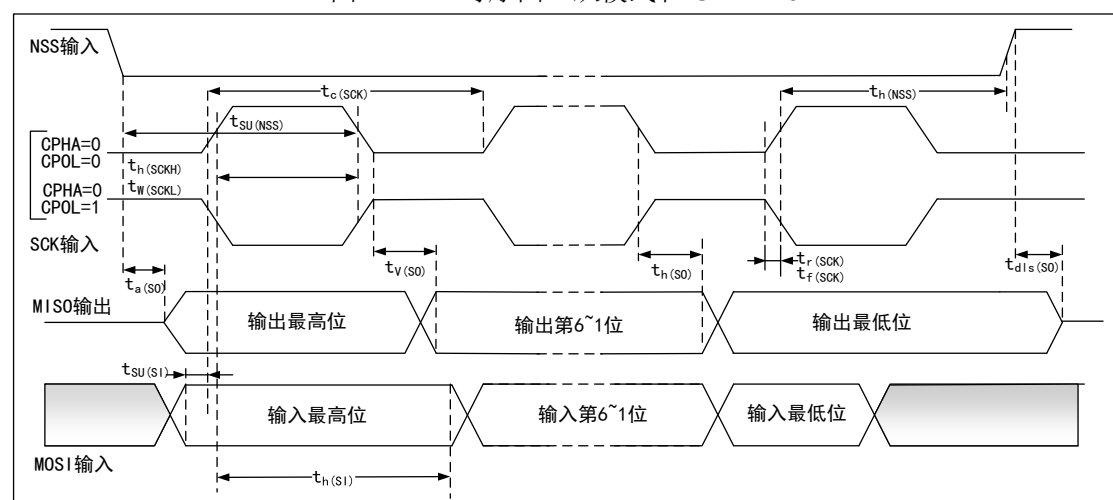
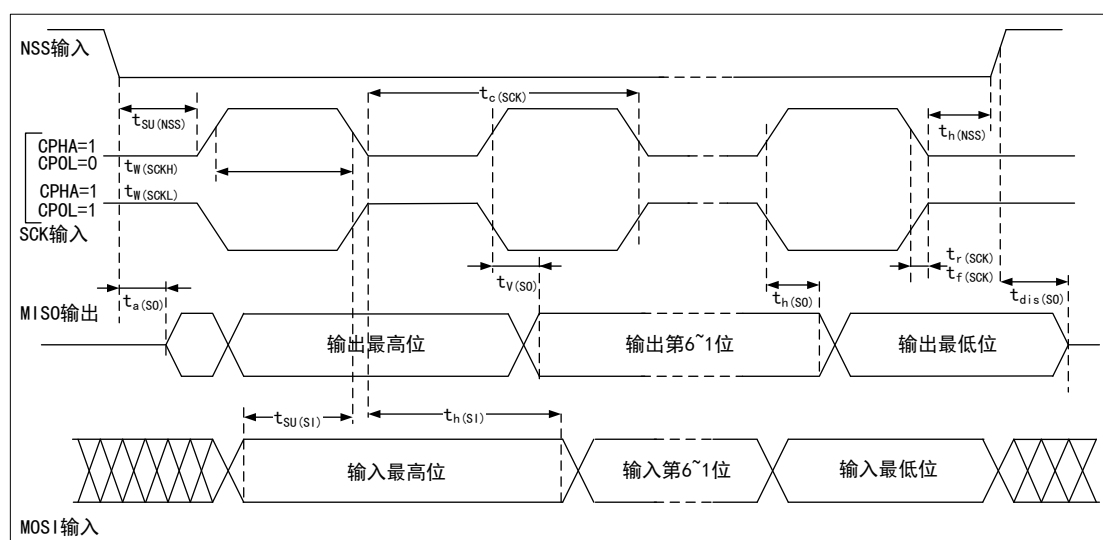
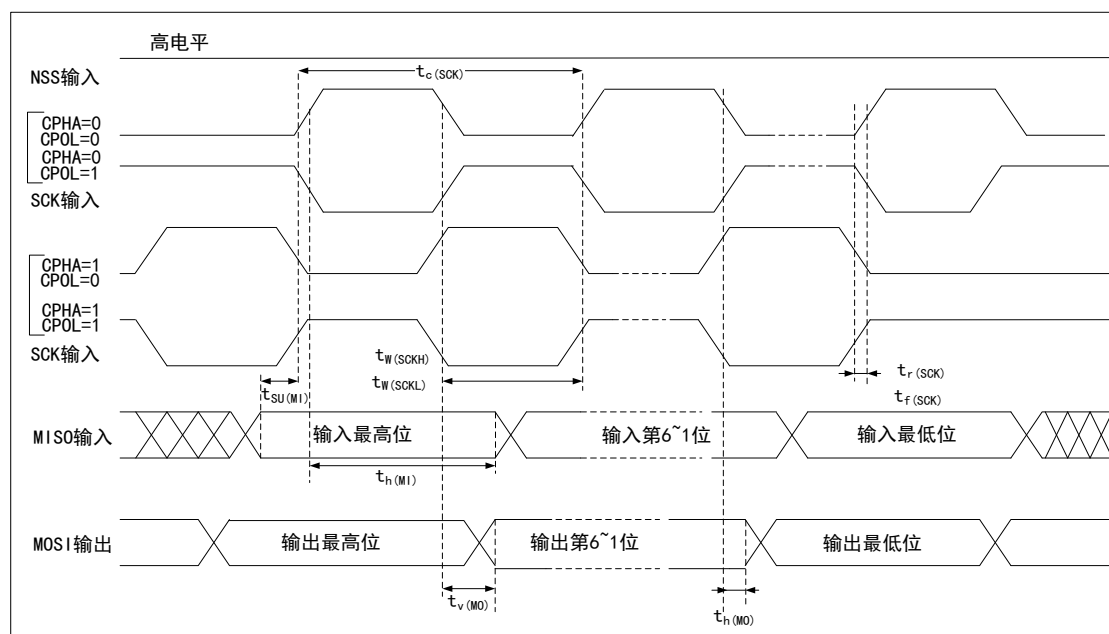


图 12 SPI 时序图—从模式和 CPHA=1



注意：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

图 13 SPI 时序图—主模式



注意：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

5.12 ADC

5.12.1 内置参考电压特性

表格 43 内置的参照电压特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
T _{S_vrefint}	当读出内部参照电压时，ADC 的采样时间	-	4	-	-	μs

符号	参数	条件	最小值	典型值	最大值	单位
ΔV_{REFINT}	内置参考电压扩展到温度范围	-	-25	-	25	mV

注意: (1) 由综合评估得出, 不在生产中测试。

5.12.2 12 位 ADC 特性

表格 44 12-bit ADC 特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V_{DDA}	供电电压	-	2.75	-	5.5	V
I_{DDA}	ADC 功耗	$f_{ADC}=14\text{MHz}$, 采样时间=1.5 个 f_{ADC}	-	1	-	mA
f_{ADC}	ADC 频率	-	0.6	-	14	MHz
C_{ADC}	内部采样和保持电容	-	-	5	-	pF
R_{ADC}	采样电阻	-	-	-	1000	Ω
t_s	采样时间	$f_{ADC}=14\text{MHz}$	0.107	-	17.1	μs
T_{CONV}	采样和转换时间	$f_{ADC}=14\text{MHz}$, 12-bit 转换	1	-	18	
f_{CONV}	ADC 转换频率	$f_{ADC}=14\text{MHz}$	0.056	0.206	1	Msp/s

注意: (1) 由综合评估得出, 不在生产中测试。

表格 45 12-bit ADC 精度⁽¹⁾

符号	参数	条件	典型值	最大值	单位
$ E_T $	综合误差	$f_{PCLK}=64\text{MHz}$, $f_{ADC}=14\text{MHz}$, $V_{DDA}=2.75\text{V}-5.5\text{V}$ $T_A=-40^\circ\text{C}\sim 125^\circ\text{C}$	± 6	-	LSB
$ E_O $	偏移误差		± 5	-	
$ E_G $	增益误差		± 1	-	
$ E_D $	微分线性误差		± 1	-	
$ E_L $	积分线性误差		± 1.9	-	

注意: (1) 由综合评估得出, 不在生产中测试。

5.12.3 温度传感器特性

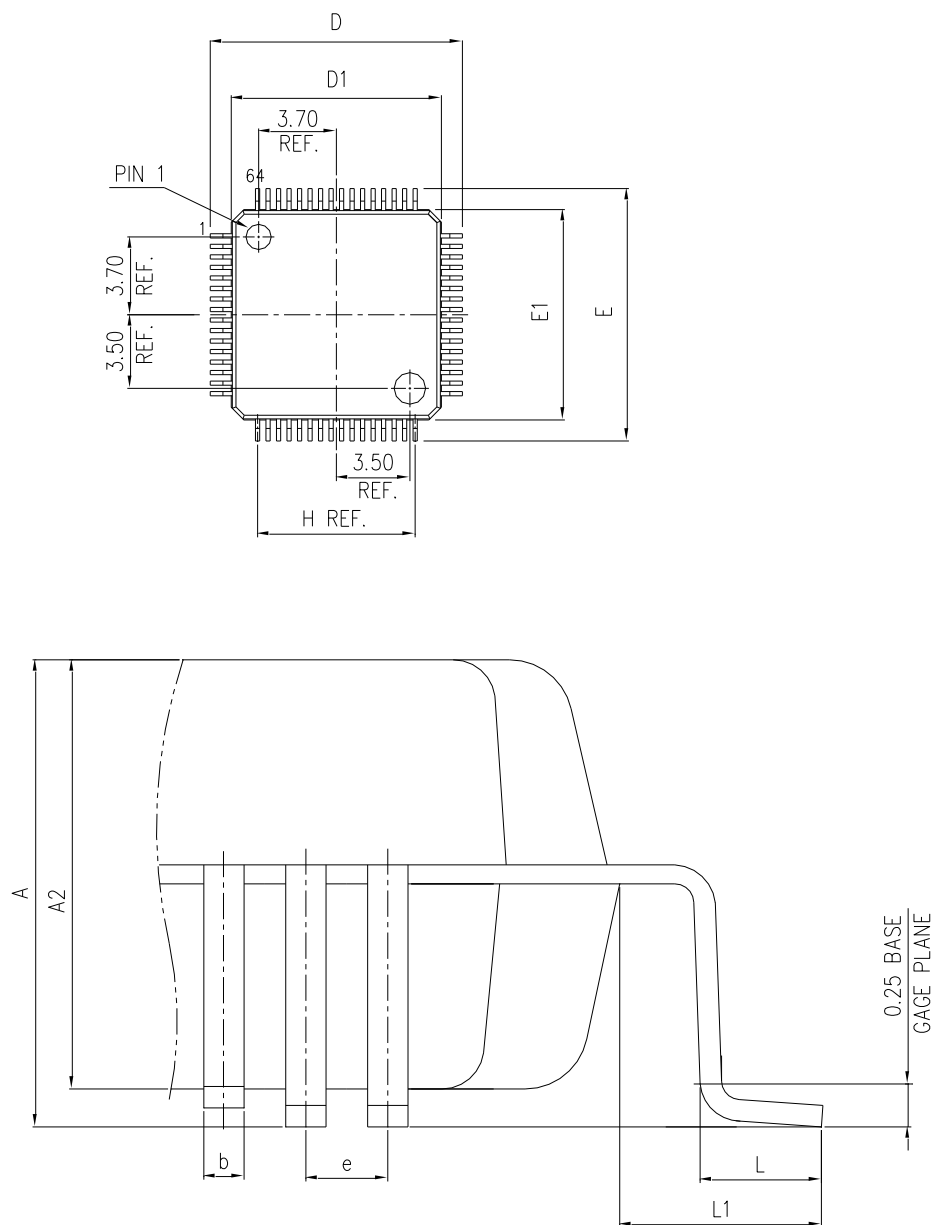
表格 46 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
T_{SENSOR}	温度传感器误差	-	± 1	± 5	$^\circ\text{C}$
Avg_Slope	平均斜率	3.7	3.9	4.1	$\text{mV}/^\circ\text{C}$
V30	25 $^\circ\text{C}$ ($\pm 5^\circ\text{C}$)时的参考电压	1.34	1.43	1.52	V
	125 $^\circ\text{C}$ ($\pm 5^\circ\text{C}$)时的参考电压	0.9	-	1.34	
	-40 $^\circ\text{C}$ ($\pm 5^\circ\text{C}$)时的参考电压	1.52	-	1.75	
t_{s_temp}	ADC 采样温度时间	4	-	17.1	μs

6 封装信息

6.1 LQFP64 封装信息

图 14 LQFP64 封装图



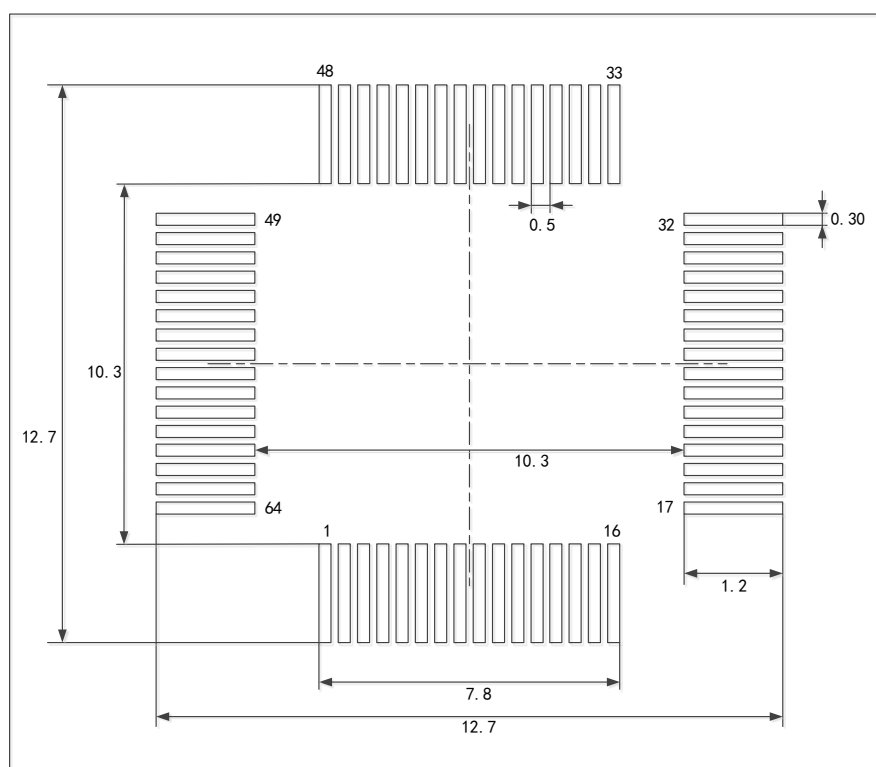
- (1) 图不是按照比例绘制。
- (2) 所有的引脚都应该焊接在 PCB 上。

表格 47 LQFP64 封装数据

S/N	SYM	DIMENSIONS	REMARKS
1	A	MAX.1.600	OVERALLHEIGHT
2	A2	1.400±0.050	PKGTHICKNESS
3	D	12.000±0.200	LEADTIPTOTIP
4	D1	10.000±0.100	PKGLENGTH
5	E	12.000±0.200	LEADTIPTOTIP
6	E1	10.000±0.100	PKGWIDTH
7	L	0.600±0.150	FOOTLENGTH
8	L1	1.000REF	LEADLENGTH
9	e	0.500BSC	LEADPITCH
10	b	0.220±0.050	LEADWIDTH

注意：尺寸以毫米表示。

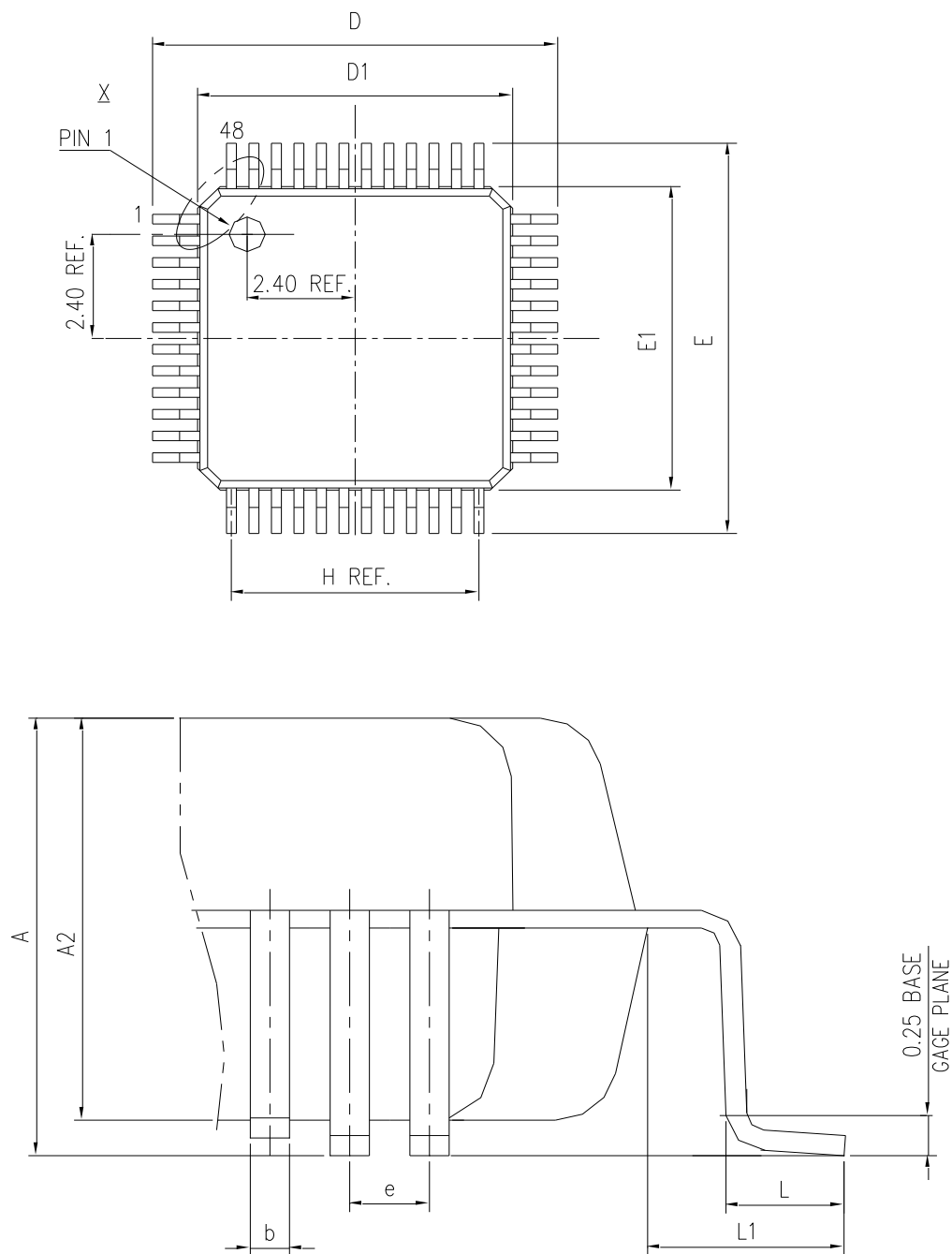
图 15 LQFP64 焊接 Layout 建议



注意：尺寸单位为毫米。

6.2 LQFP48 封装信息

图 16 LQFP48 封装图



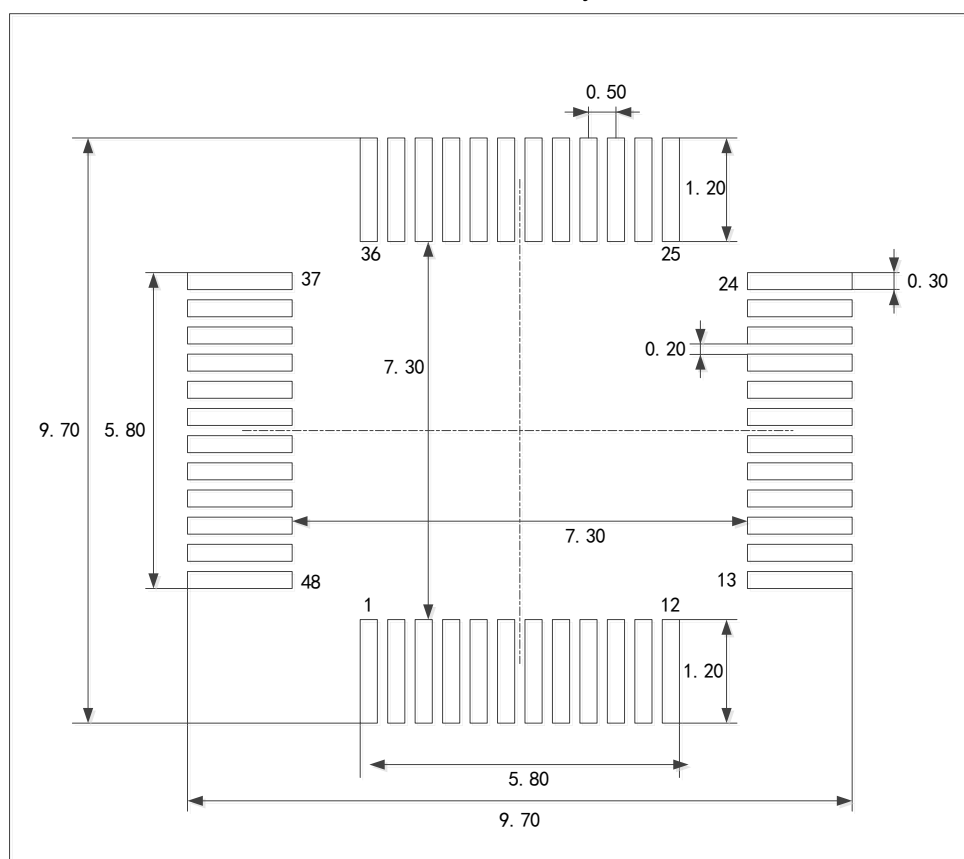
注意：图不是按比例绘制。

表格 48 LQFP48 封装数据

S/N	SYM	DIMENSIONS	REMARKS
1	A	MAX.1.60	OVERALLHEIGHT
2	A2	1.40±0.05	PKGTHICKNESS
3	D	9.00±0.20	LEADTIPTOTIP
4	D1	7.00±0.10	PKGLENGTH
5	E	9.00±0.20	LEADTIPTOTIP
6	E1	7.00±0.10	PKGWIDTH
7	L	0.60±0.15	FOOTLENGTH
8	L1	1.00REF	LEADLENGTH
9	e	0.50BSC	LEADPITCH
10	b	0.22±0.050	LEADWIDTH

注意：尺寸以毫米表示。

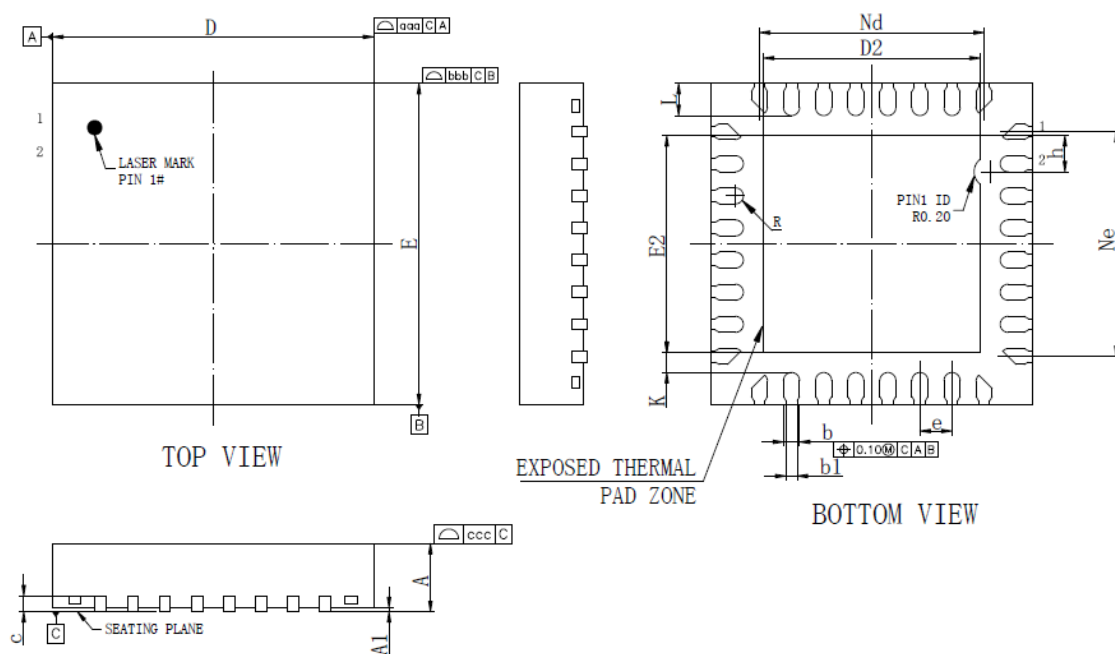
图 17 LQFP48 焊接 Layout 建议



注意：尺寸单位为毫米。

6.3 QFN32 封装信息

图 18 QFN32 (4mm x 4mm) 封装图

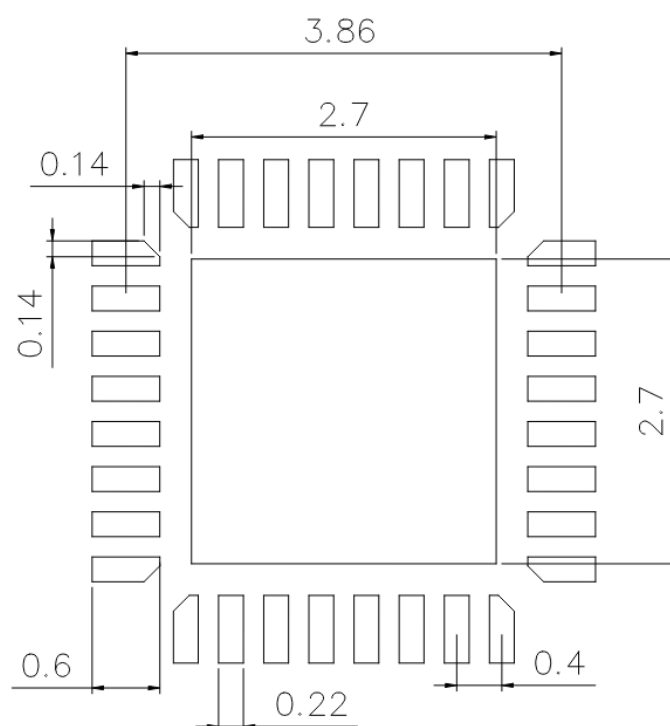


注意：图不是按比例绘制。

表格 49 QFN32 (4mm x 4mm) 封装数据

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.80	0.85	0.90
A1	0	0.02	0.05
b	0.15	0.20	0.25
b1	0.14REF		
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.65	2.70	2.75
e	0.40BSC		
Nd	2.80BSC		
E	3.90	4.00	4.10
E2	2.65	2.70	2.75
Ne	2.80BSC		
K	0.25REF		

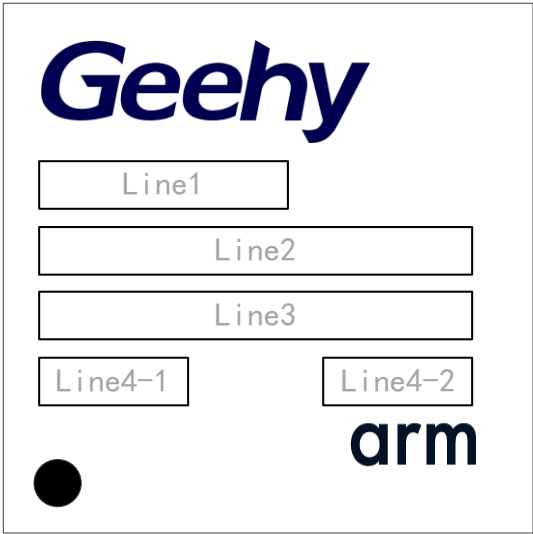
图 19 QFN32 (4mm x 4mm) 焊接 Layout 建议



6.4 封装标识

LQFP 的封装标识如下所示:

图 20 LQFP 封装标识



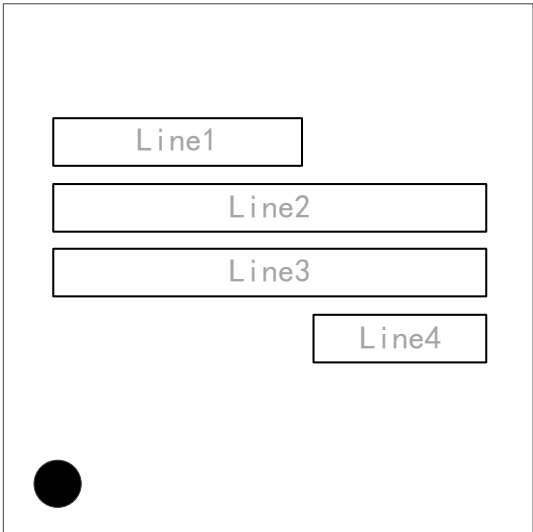
表格 50 LQFP 丝印图说明

符号与图标	说明
Geehy	极海
Line1	产品系列
Line2	产品型号
Line3	批次号
Line4-1	内部追溯码
Line4-2	年份及周数
arm	Arm 授权商标
	PIN1 所在位置

注意：以上每栏位内容均不固定位数。

QFN32 的封装标识如下所示：

图 21 QFN32 封装标识



表格 51 QFN32 丝印图说明

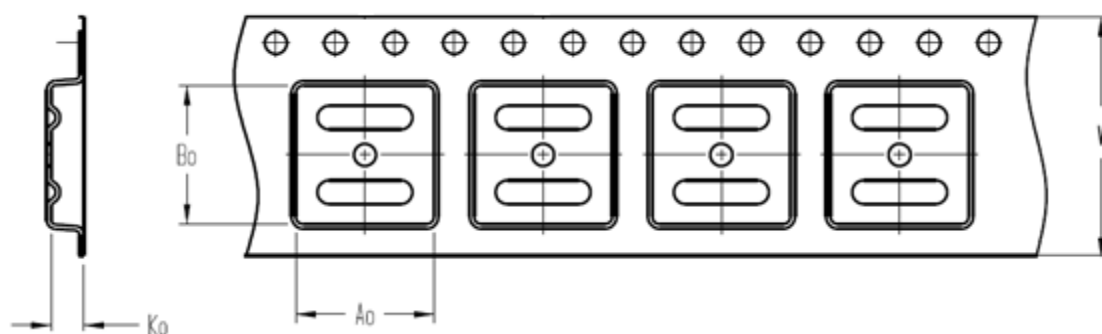
符号与图标	说明
Line1	产品型号
Line2	批次号
Line3	内部追溯码
Line4	年份及周数
	PIN1 所在位置

注意：以上每栏位内容均不固定位数。

7 包装信息

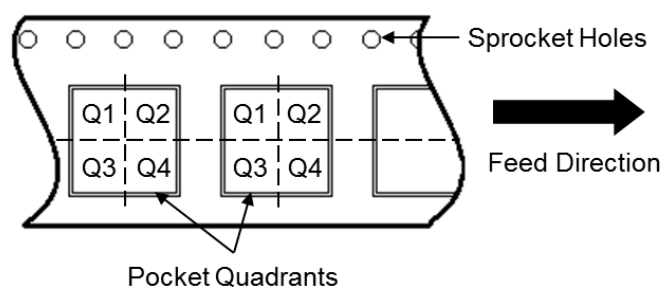
7.1 带状包装

图 22 带状包装规格图

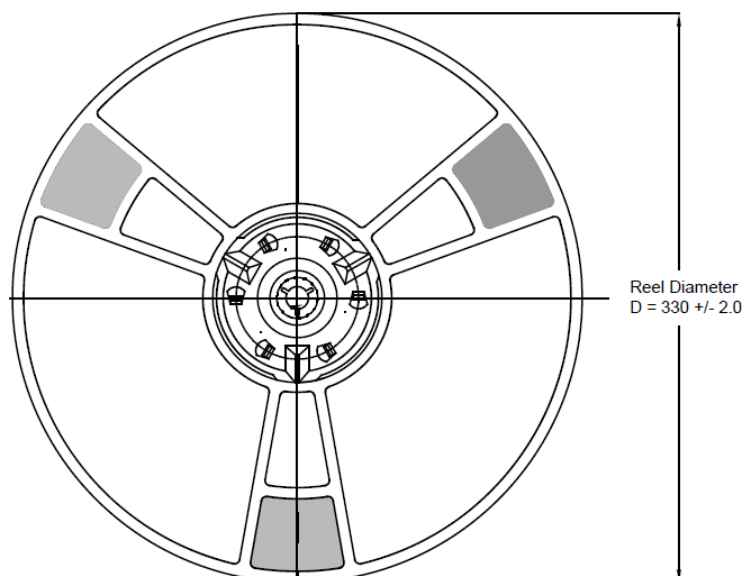


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape

Quadrant Assignments for PIN1 Orientation in Tape



Reel Dimensions:

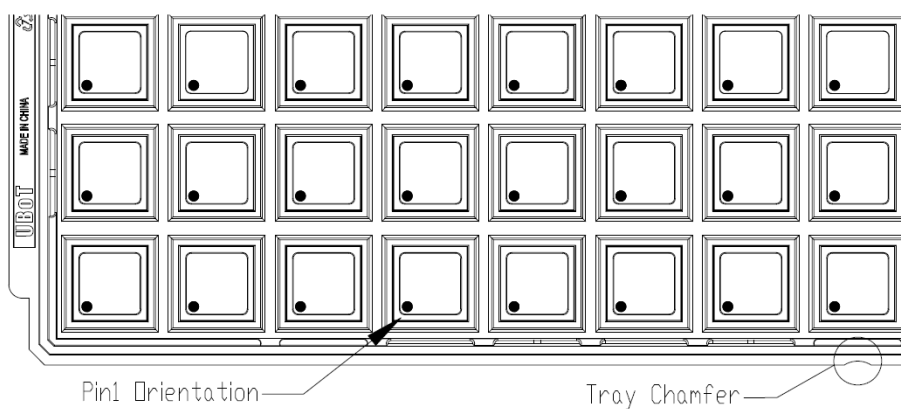


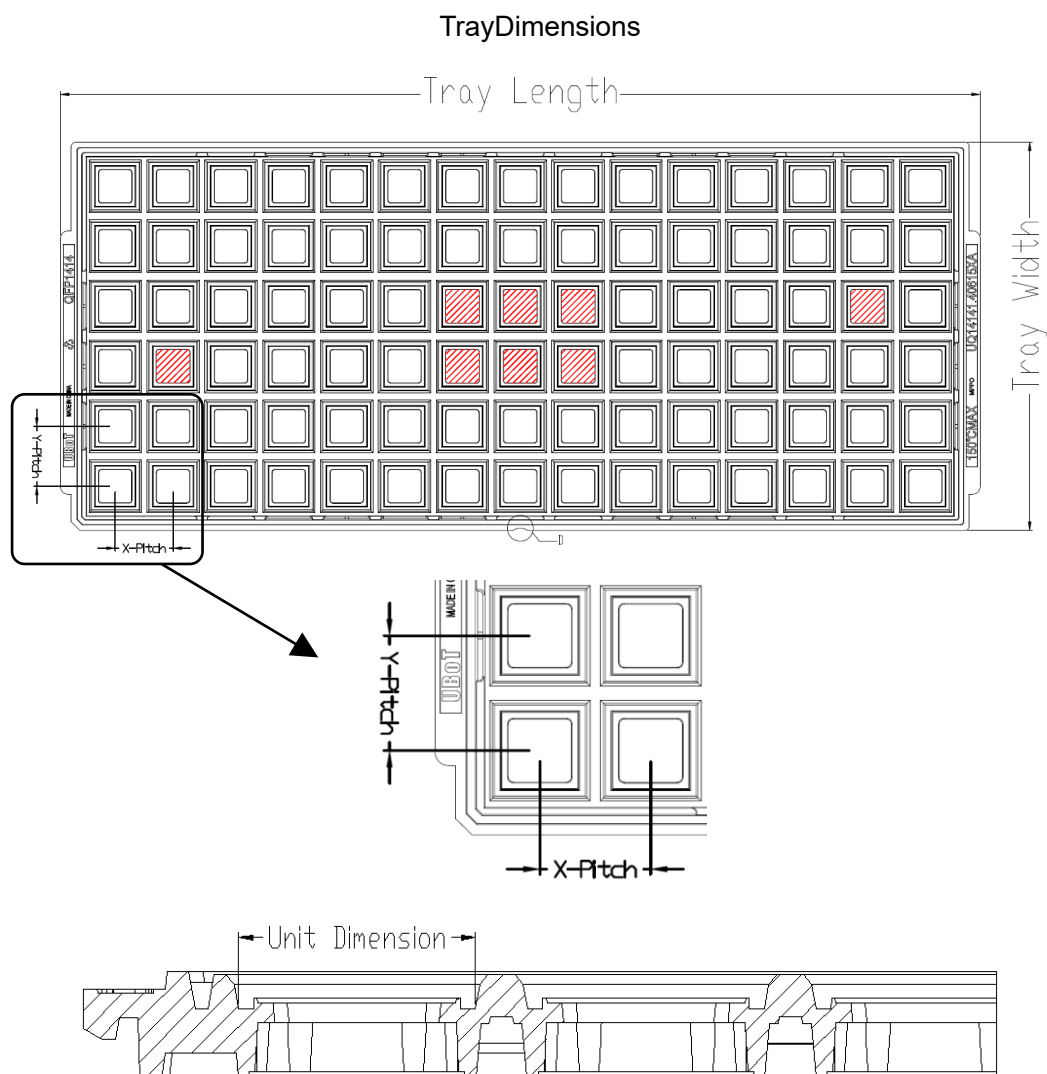
表格 52 带状包装参数规格表

Device	Package Type	Pins	SPQ	ReelDiameter (mm)	A0 (mm)	B0 (mm)	K0 (mm)	W (mm)	Pin1 Quadrant
G32A1085MAT0MLH	LQFP	64	1500	330	12.35	12.35	2.2	24	Q1
G32A1085MAT0MLF	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
G32A1085MAT0MFM	QFN	32	5000	330	4.3	4.3	1.1	12	Q1
G32A1065MAT0MLH	LQFP	64	1500	330	12.35	12.35	2.2	24	Q1
G32A1065MAT0MLF	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
G32A1065MAT0MFM	QFN	32	5000	330	4.3	4.3	1.1	12	Q1
G32A1045MAT0MLF	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
G32A1045MAT0MFM	QFN	32	5000	330	4.3	4.3	1.1	12	Q1

7.2 托盘包装

图 23 托盘包装示意图





表格 53 托盘包装参数规格表

Device	Package Type	Pins	SPQ	X- Dimension (mm)	Y- Dimension (mm)	X- Pitch (mm)	Y- Pitch (mm)	Tray Length (mm)	Tray Width (mm)
G32A1085MAT0MLH	LQFP	64	1600	12.3	12.3	15.2	15.7	322.6	135.9
G32A1085MAT0MLF	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
G32A1085MAT0MFM	QFN	32	4900	4.2	4.2	8.8	9.2	322.6	135.9
G32A1065MAT0MLH	LQFP	64	1600	12.3	12.3	15.2	15.7	322.6	135.9
G32A1065MAT0MLF	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
G32A1065MAT0MFM	QFN	32	4900	4.2	4.2	8.8	9.2	322.6	135.9
G32A1045MAT0MLF	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
G32A1045MAT0MFM	QFN	32	4900	4.2	4.2	8.8	9.2	322.6	135.9

8 订货信息

表格 54 产品命名定义

产品名			
G32A1085MAT0MLH			
命名示例	定义	命名	信息
G32	产品系列	G32	基于 Arm 的 32 位微控制器
A	产品类型	A	汽车型
1	产品子系列	1	通用 MCU
0	内核	0	内核 M0+
8	闪存存储器容量	8	256KB
		6	128KB
		4	64KB
5	产品编号	5	产品编号
M	主频	M	64MHz
A	预留	A	-
T0	内部管控版本	T0	内部管控版本
M	温度	V	105℃
		M	125℃
LH	封装类型	LH	LQFP64
		LF	LQFP48
		FM	QFN32

表格 55 订货信息列表

订货编码	FLASH(KB)	SRAM(KB)	SPQ	封装	包装	温度范围
G32A1085MAT0MLH	256KB+32KB	32KB	1500	LQFP64	卷带	-40℃~125℃
G32A1085MAT0MLF	256KB+32KB	32KB	2000	LQFP48	卷带	-40℃~125℃
G32A1085MAT0MFM	256KB+32KB	32KB	5000	QFN32	卷带	-40℃~125℃
G32A1085MAT0MLH	256KB+32KB	32KB	1600	LQFP64	托盘	-40℃~125℃
G32A1085MAT0MLF	256KB+32KB	32KB	2500	LQFP48	托盘	-40℃~125℃
G32A1085MAT0MFM	256KB+32KB	32KB	4900	QFN32	托盘	-40℃~125℃
G32A1065MAT0MLH	128KB+32KB	16KB	1500	LQFP64	卷带	-40℃~125℃
G32A1065MAT0MLF	128KB+32KB	16KB	2000	LQFP48	卷带	-40℃~125℃
G32A1065MAT0MFM	128KB+32KB	16KB	5000	QFN32	卷带	-40℃~125℃
G32A1065MAT0MLH	128KB+32KB	16KB	1600	LQFP64	托盘	-40℃~125℃
G32A1065MAT0MLF	128KB+32KB	16KB	2500	LQFP48	托盘	-40℃~125℃

订货编码	FLASH(KB)	SRAM(KB)	SPQ	封装	包装	温度范围
G32A1065MAT0MFM	128KB+32KB	16KB	4900	QFN32	托盘	-40℃~125℃
G32A1045MAT0MLF	64KB+16KB	8KB	2000	LQFP48	卷带	-40℃~125℃
G32A1045MAT0MFM	64KB+16KB	8KB	5000	QFN32	卷带	-40℃~125℃
G32A1045MAT0MLF	64KB+16KB	8KB	2500	LQFP48	托盘	-40℃~125℃
G32A1045MAT0MFM	64KB+16KB	8KB	4900	QFN32	托盘	-40℃~125℃

注意：SPQ=最小包装数量

9 常用功能模块命名

表格 56 常用功能模块命名

全称	简称
复位管理单元	RMU
时钟管理单元	CMU
复位和时钟管理	RCM
外部中断	EINT
通用 IO	GPIO
复用 IO	AFIO
唤醒控制器	WUPT
蜂鸣器	BUZZER
独立看门狗定时器	IWDT
定时器	TMR
CRC 控制器	CRC
电源管理单元	PMU
DMA 控制器	DMA
模拟数字转换器	ADC
实时时钟	RTC
外部存储控制器	EMMC
控制器局域网络	CAN
具有灵活速率的控制器局域网	CAN FD
串行外设接口	SPI
通用异步收发器	UART
通用异步同步收发器	USART
闪存接口控制单元	FMC
加密模块	AES
真随机数生成器	TRNG
密码学哈希函数	SHA256

10 版本历史

表格 57 文件版本历史

日期	版本	变更历史
2026.2	1.0	• 新建
2026.4	1.1	• 根据芯片测试结果更新电气特性数据 • 增加 QFN32（4mm x 4mm）焊接图建议
2026.5	1.2	• 修改温度传感器平均斜率和-40℃电压最大值 • 修改工作电压最小值，从 2.7V 改为 2.75V • 修改 PDR 掉电复位阈值的最大值

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册及产品的任何第三方均不承担损害赔偿 responsibility，包括任何一般、特殊因使用或无法使用本手册及产品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2026 珠海极海半导体有限公司 – 保留所有权利